

ZSN700

智能读写卡芯片 (二次开发)

DS01010700 1.1.00 Date:2020/12/02

概述

ZSN700 采用高性能的 32 位 ARM® Cortex®-M0+ 为内核，支持二次开发，内部集成读卡操作指令，是一款智能读写卡芯片。支持 ISO/IEC 14443 A/B 协议的读卡器，集成 12 位 1Msps 高精度 SARADC，1 个 12 位 DAC 以及集成了比较器、运放、高性能 PWM 定时器、多路 UART、SPI、I²C 等丰富的通讯外设，内建 AES、TRNG 等信息安全模块，具有高整合度、高抗干扰、高可靠性和超低功耗的特点，配合成熟的 Keil 及 IAR 调试开发软件，支持 C 语言及汇编语言，汇编指令。同时片内集成读卡操作指令，只需发送简单的指令，即可完成对卡片的读写，外部电路设计简单，可以快捷高效的开发出读卡相关的产品。

该产品系列工作电压为 2.8V ~ 3.6V，工作温度范围 -40 °C ~ +85 °C。多种省电工作模式保证低功耗应用的要求。



产品应用

- 传感器应用、物联网应用
- 智能仪表、无线模块、温控器、货架标签
- 智能交通、报警系统
- 智能家居、医疗设备

产品特性

- 内核与系统：高性能的 ARM® Cortex®-M0+ 为内核的 32 位微控制器
- 具有擦写保护的 256K 字节闪存程序存储器
- 具有奇偶校验功能的 32K 字节的 SRAM 存储器
- 具有灵活的功耗管理系统，超低功耗性能
- 内部高速时钟 4~24MHz 可选；内部低速时钟 32.8/38.4KHz 可选；硬件支持内外时钟校准和监控
- 具有 9 个（4 个通用、2 个低功耗、3 个高级）16 位定时器，1 个可编程 16 位 PCA，1 个超低功耗脉冲计数器 PCNT，1 个 20 位可编程看门狗
- 丰富的通信接口：4 路 UART、1 路 SPI、2 路 I²C 标准通讯接口、2 路 LPUART 低功耗通讯接口
- 支持符合 ISO /IEC 14443 TypeA/B 的非接触式读卡接口
- 硬件万年历 RTC 模块、硬件 CRC-16/32 模块
- AES-128/192/256 硬件协处理器
- TRNG 真随机数发生器
- 12 位 1Msps 采样的高速高精度 SARADC，内置运放，可测量外部微弱信号
- 集成 1 个多功能运算放大器，可以作为 DAC 的输出 Buffer
- 集成低电压侦测器，可配置 16 阶比较电平，可监控端口电压以及电源电压
- 2 通道 DMAC
- 全球唯一 10 字节 ID 号
- 封装类型：LGA68。

订购信息

型号	温度范围	封装
ZSN700	-40 °C ~ +85 °C	LGA68

修订历史

版本	日期	内容
0.9.00	2019/03/14	创建文档;
1.0.00	2020/10/9	正式发布;
1.1.00	2020/12/02	修改手册模板;

目录

1 产品简介	1
1.1 产品概述	1
1.2 产品特性	1
1.3 产品说明	2
1.3.1 32 位 Cortex M0+ 内核	2
1.3.2 内置闪存存储器	3
1.3.3 内置 SRAM	3
1.3.4 内置读卡器	3
1.3.5 时钟系统	3
1.3.6 工作模式	3
1.3.7 硬件实时时钟 RTC	3
1.3.8 通用 IO 端口	4
1.3.9 中断控制器	4
1.3.10 复位控制器	4
1.3.11 DMAC	5
1.3.12 定时器/计数器	5
1.3.13 超低功耗脉冲计数器 PCNT	7
1.3.14 看门狗 WDT	7
1.3.15 通用异步收发器 UART0~UART3	7
1.3.16 低功耗异步收发器 LPUART0~LPUART1	7
1.3.17 同步串行接口 SPI	8
1.3.18 I ² C 总线	8
1.3.19 蜂鸣器 Buzzer	8
1.3.20 时钟校准电路	9
1.3.21 唯一识别号 UID	9
1.3.22 CRC16/32 硬件循环冗余校验码	9
1.3.23 AES 硬件加密	9
1.3.24 TRNG 真随机数发生器	9
1.3.25 12 Bit SARADC	9
1.3.26 12 Bit DAC	10
1.3.27 电压比较器 VC	10
1.3.28 低电压检测器 LVD	10
1.3.29 运放 OPA	10
1.3.30 LCD 驱动	10
1.3.31 嵌入式调试系统	11
1.3.32 在线编程模式	11
1.3.33 高安全性	11
1.4 订购信息	12
1.4.1 规格说明	12
1.4.2 订购信息	12

2	引脚功能	14
2.1	引脚分布	14
2.2	引脚说明	14
2.3	引脚定义	14
2.4	引脚复用功能	22
3	功能框图	24
4	存储器	26
5	电气特性	27
5.1	绝对最大额定值	27
5.2	EMC 特性	28
5.3	MCU 功耗参数	28
5.4	测试条件	31
5.4.1	最小和最大值	31
5.4.2	典型数值	31
5.5	工作条件	31
5.5.1	通用工作条件	31
5.5.2	上电和掉电时的工作条件	32
5.5.3	内嵌复位和 LVD 模块特性	32
5.5.4	内置的参照电压	33
5.5.5	从低功耗模式唤醒的时间	34
5.5.6	外部时钟源特性	34
5.5.7	内部时钟源特性	36
5.5.8	PLL 特性	37
5.5.9	存储器特性	38
5.5.10	I/O 端口特性	38
5.5.11	端口外部输入采样要求	40
5.5.12	端口漏电特性 PA,PB,PC,PD,PE,PF	40
5.5.13	RESETB 引脚特性	40
5.5.14	读卡器特性	41
5.5.15	ADC 特性	41
5.5.16	VC 特性	44
5.5.17	OPA 特性	45
5.5.18	LCD 控制器	45
5.5.19	DAC 特性	45
6	典型应用电路	47
6.1	普通模式应用	47
6.2	高性能八天线模式应用	47
7	封装特性	49
7.1	封装尺寸	49
7.2	芯片丝印	52
8	生产指导	54
8.1	表面贴装条件	54

8.2	存储与运输	55
8.2.1	注意事项	55
8.3	湿敏等级	55
8.4	包装信息	55
9	免责声明	57
10	表格	58
11	图片	60

1 产品简介

1.1 产品概述

ZSN700 采用高性能的 32 位 ARM® Cortex®-M0+ 为内核，支持二次开发，内部集成读卡操作指令，是一款智能读写卡芯片。支持 ISO/IEC 14443 A/B 协议的读卡器，集成 12 位 1Msps 高精度 SARADC，1 个 12 位 DAC 以及集成了比较器、运放、高性能 PWM 定时器、多路 UART、SPI、I²C 等丰富的通讯外设，内建 AES、TRNG 等信息安全模块，具有高整合度、高抗干扰、高可靠性和超低功耗的特点，配合成熟的 Keil 及 IAR 调试开发软件，支持 C 语言及汇编语言，汇编指令。同时片内集成读卡操作指令，只需发送简单的指令，即可完成对卡片的读写，外部电路设计简单，可以快捷高效的开发出读卡相关的产品。

该产品系列工作电压为 2.8V ~ 3.6V，工作温度范围-40°C ~ +85°C。多种省电工作模式保证低功耗应用的要求。

ZSN700 产品提供 LGA68 封装形式，下面给出了该系列产品中所有外设的基本介绍。

1.2 产品特性

- 48MHz Cortex-M0+ 32 位 CPU 平台
- MCU 内核具有灵活的功耗管理系统，超低功耗性能
 - 2.6µA @ 3V 深度睡眠模式：所有时钟关闭，上电复位有效，IO 状态保持，IO 中断有效，所有寄存器、RAM 和 CPU 数据保存状态时的功耗
 - 3.0µA @3V 深度睡眠模式 + RTC 工作
 - 10µA @32.768KHz 低速工作模式：CPU 和外设运行，从 FLASH 运行程序
 - 35µA/MHz@3V@24MHz 睡眠模式：CPU 停止，外设运行，主时钟运行
 - 135µA/MHz@3V@24MHz 工作模式：CPU 和外设运行，从 FLASH 运行程序
 - 4µS 超低功耗唤醒时间，使模式切换更加灵活高效，系统反应更为敏捷
- 存储器
 - 高达 256K 字节 FLASH 存储器，具有擦写保护功能
 - 高达 32K 字节 RAM 存储器，附带奇偶校验，增强系统的稳定性
- 时钟、晶振
 - 外部高速晶振 4MHz ~ 32MHz
 - 外部低速晶振 32.768KHz
 - 内部高速时钟 4/8/16/22.12/24MHz 可选
 - 内部低速时钟 32.8/38.4KHz 可选
 - PLL 时钟 8MHz ~ 48MHz
 - 硬件支持内外时钟校准和监控
- 定时器/计数器
 - 3 个 1 通道互补输出通用 16 位定时器
 - 1 个 3 通道互补输出通用 16 位定时器
 - 2 个低功耗 16 位定时器，可以级联
 - 3 个高性能 16 位定时器/计数器，支持 PWM 互补，死区保护功能
 - 1 个可编程 16 位定时器 PCA，支持 5 通道捕获比较，5 通道 PWM 输出
 - 1 个超低功耗脉冲计数器 PCNT，具备低功耗模式下自动定时唤醒功能，最大定时达 1024 秒
 - 1 个 20 位可编程看门狗电路，内建专用 10KHz 振荡器提供 WDT 计数

- 通讯接口
 - 4 路 UART 标准通讯接口
 - 2 路 LPUART 低功耗通讯接口, 深度睡眠模式下可工作
 - 2 路 I²C 标准通讯接口
 - 1 路 SPI 标准通讯接口
 - 集成 LCD 驱动
 - 支持符合 ISO /IEC 14443 TypeA/B 的非接触式读卡接口
- 蜂鸣器频率发生器, 支持互补输出
- 硬件万年历 RTC 模块
- 硬件 CRC-16/32 模块
- AES-128/192/256 硬件协处理器
- TRNG 真随机数发生器
- 2 通道 DMAC
- 全球唯一 10 字节 ID 号
- 12 位 1Msps 采样的高速高精度 SARADC, 内置运放, 可测量外部微弱信号
- 1 路 12 位 500Ksps DAC
- 集成 1 个多功能运算放大器, 可以作为 DAC 的输出 Buffer
- 集成 6 位 DAC 和可编程基准输入的 3 路电压比较器
- 集成低电压侦测器, 可配置 16 阶比较电平, 可监控端口电压以及电源电压
- 支持串行 SWD 口调试
- 复位源
 - 上电复位
 - 看门狗复位
 - 低功耗复位
 - 外部管脚复位
 - PCA 复位
 - Cortex-M0+ LOCKUP 硬件复位
 - Cortex-M0+ SYSRESETREQ 软件复位
 - LVD 复位
- SWD 调试解决方案, 提供全功能调试器
- 工作条件: -40 ~ +85°C, 2.8 ~ 3.6V
- 封装形式: LGA68

1.3 产品说明

1.3.1 32 位 Cortex M0+ 内核

ARM 的 Cortex-M0+ 处理器源于 Cortex-M0, 包含了一颗 32 位 RISC 处理器, 运算能力达到 0.95 Dhrystone MIPS/MHz。同时加入了多项全新设计, 改进调试和追踪能力、减少每条指令循环 (IPC) 数量和改进 Flash 访问的两级流水线等, 更纳入了节能降耗技术。Cortex-M0+ 处理器全面支持已整合 Keil、IAR 调试器。

Cortex-M0+ 包含了一个硬件调试电路, 支持 2-pin 的 SWD 调试界面。

本产品拥有内置的 ARM 核心, 因此它与所有的 ARM 工具和软件兼容。

ARM Cortex-M0+ 特性:

- 指令集: Thumb / Thumb-2
- 流水线: 2 级流水线
- 性能效率: 2.46 CoreMark / MHz
- 性能效率: 0.95 DMIPS / MHz in Dhrystone
- 中断: 32 个快速中断
- 中断优先级: 可配置 4 级中断优先级
- 增强指令: 单周期 32 位乘法器
- 调试: Serial-wire 调试端口, 支持 4 个硬中断 (break point) 以及 2 个观察点 (watch point)

1.3.2 内置闪存存储器

最大 256K 字节的内置闪存存储器, 用于存放程序和数据。

内建全集成 FLASH 控制器, 无需外部高压输入, 由全内置电路产生高压来编程。支持 ISP、IAP、ICP 功能。

1.3.3 内置 SRAM

最大 32K 字节的内置 SRAM。

根据客户选择不同的超低功耗模式, RAM 数据都会被保留。自带硬件奇偶校验位, 万一数据被意外破坏, 在数据被读取时, 硬件电路会立刻产生中断, 保证系统的可靠性。

1.3.4 内置读卡器

读卡器模式下的工作频率是 13.56MHz, 支持 ISO/IEC 14443 TypeA/MIFARE 协议、ISO/IEC 14443 TypeB 协议。可操作 Mifare UltraLight、NTAG、Mifare S50/S70、Desfire 等多种卡片。

具有两个独立的天线驱动输出, 天线驱动供电最高可采用 5V 供电, 相对高的供电电压可使读头可获得更好的读卡效果。支持配合通道芯片拓展多路天线的应用, 最多可拓展八路天线, 读卡距离可达 7cm (取决于天线设计)。

1.3.5 时钟系统

一个频率为 4M~24MHz 可配置的高精度内部时钟 RCH。在配置 24MHz 下, 从低功耗模式到工作模式的唤醒时间为 4us, 全电压全温度范围内的频率偏差小于 $\pm 2.5\%$, 无需外接昂贵的高频晶体。

- 支持频率为 4M~32MHz 的外部晶振 XTH。
- 支持频率为 32.768KHz 的外部晶振 XTL, 主要提供 RTC 实时时钟。
- 支持频率为 32.8/38.4KHz 的内部时钟 RCL。
- 内部 PLL 支持频率 8M~48M 频率输出

1.3.6 工作模式

- 运行模式 (Active Mode): CPU 运行, 周边功能模块运行。
- 休眠模式 (Sleep Mode): CPU 停止运行, 周边功能模块运行。
- 深度休眠模式 (Deep sleep Mode): CPU 停止运行, 高速时钟停止, 低功耗功能模块运行。

1.3.7 硬件实时时钟 RTC

RTC (Real Time Counter) 是一个支持 BCD 数据的寄存器, 采用 32.768KHz 晶振作为其时钟, 能实现万年历功能, 中断周期可配置为年/月/日/小时/分钟/秒。24/12 小时时间模式, 硬件自动修正闰年。具有精确度补偿功能,

最高精度为 0.96ppm。可使用内部温度传感器或外部温度传感器进行精确度补偿，可用软件 +1/-1 调整年/月/日/小时/分钟/秒，最小可调精度为 1 秒。用于指示时间和日期的 RTC 日历记录器在 MCU 受外部因素影响而复位时不会清除保留值，是需要永久高精度实时时钟的测量设备仪表的最佳选择。

1.3.8 通用 IO 端口

最多可提供 51 个 GPIO 端口，其中部分 GPIO 与模拟端口复用。每个端口由独立的控制寄存器来控制，支持 FAST IO。支持边沿触发中断和电平触发中断，可从各种超低功耗模式下把 MCU 唤醒到工作模式。支持位置位，位清零，位置位清零操作。支持 Push-Pull CMOS 推挽输出、Open-Drain 开漏输出。内置上拉电阻、下拉电阻，带有施密特触发器输入滤波功能。输出驱动能力可配置，最大支持 18mA 的电流驱动能力。所有通用 IO 可支持外部异步中断。

1.3.9 中断控制器

Cortex-M0+ 处理器内置了嵌套向量中断控制器 (NVIC)，支持最多 32 个中断请求 (IRQ) 输入；有四个中断优先级，可处理复杂逻辑，能够进行实时控制和中断处理。

32 个中断入口向量地址，分别为：

表 2: 中断入口向量

中断向量号	中断来源	中断向量号	中断来源	中断向量号	中断来源
0	GPIO_PA	1	GPIO_PB	2	GPIO_PC/GPIO_PE
3	GPIO_PD/GPIO_PF	4	DMAC	5	TIM3
6	UART0/UART2	7	UART1/UART3	8	LPUART0
9	LPUART1	10		11	SPI1
12	I2C0	13	I2C1	14	TIM0
15	TIM1	16	TIM2	17	LPTIM0/LPTIM1
18	TIM4	19	TIM5	20	TIM6
21	PCA	22	WDT	23	RTC
24	ADC/DAC	25	PCNT	26	VC0
27	VC1/VC2	28	LVD	29	LCD
30	RAM FLASH	31	CLKTRIM		

1.3.10 复位控制器

本产品具有 7 个复位信号来源，每个复位信号可以让 CPU 重新运行，绝大多数寄存器会被重新复位，程序计数器 PC 会指向起始地址。

复位中断来源：

- 上电复位
- 看门狗复位
- 低功耗复位
- 外部管脚复位
- PCA 复位
- Cortex-M0+ LOCKUP 硬件复位
- Cortex-M0+ SYSRESETREQ 软件复位

- LVD 复位

1.3.11 DMAC

DMAC（直接内存访问控制器）功能块可以不通过 CPU 高速传输数据。使用 DMAC 能提高系统性能。

- DMAC 配有独立的总线，所以即便是在使用 CPU 总线的时候，DMAC 也可进行传输操作。
- 由 2 条通道组成，能执行 2 种相互独立的 DMA 传输。
- 可设置传输目标地址、传输源地址、传输数据大小、传输请求源以及传输模式，并能控制各通道的传输操作启动、传输的强行终止以及传输的暂停。
- 可控制所有通道批量传输的启动、强行终止及暂停。
- 多通道同时操作时，可用固定方法或循环方法选择操作通道的优先级
- 支持使用外设中断信号的硬件 DMA 传输。
- 遵从系统总线 (AHB)，支持 32 位地址空间 (4GB)。

1.3.12 定时器/计数器

下表比较了高级控制定时器、通用定时器、低功耗定时器和可编程计数阵列的功能：

表 3: 定时器功能比较

定时器类型	名称	位宽	预分频	计数方向	PWM	捕获	互补输出
通用定时器	TIM0	16/32 位	1/2/4/8/16 32/64/256	上、下计数 上下计数	2	2	1
	TIM1	16/32 位	1/2/4/8/16 32/64/256	上、下计数 上下计数	2	2	1
	TIM2	16/32 位	1/2/4/8/16 32/64/256	上、下计数 上下计数	2	2	1
	TIM3	16/32 位	1/2/4/8/16 32/64/256	上、下计数 上下计数	6	6	3
低功耗定时器	LPTIM0	16 位	1/2/4/8/16 32/64/256	上计数	无	无	无
	LPTIM1	16 位	1/2/4/8/16 32/64/256	上计数	无	无	无
可编程计数阵列	PCA	16 位	2/4/8/16/32	上计数	5	5	无
高级定时器	TIM4	16 位	1/2/4/8/16 64/256/1024	上、下计数 上下计数	2	2	1
	TIM5	16 位	1/2/4/8/16 64/256/1024	上、下计数 上下计数	2	2	1

定时器类型	名称	位宽	预分频	计数方向	PWM	捕获	互补输出
	TIM6	16 位	1/2/4/8/16 64/256/1024	上、下计数 上下计数	2	2	1

通用定时器特性:

- PWM 独立输出, 互补输出
- 捕获输入
- 死区控制
- 刹车控制
- 边沿对齐、对称中心对齐与非对称中心对齐 PWM 输出
- 正交编码计数功能
- 单脉冲模式
- 外部计数功能

TIM0/1/2 功能完全相同。TIM0/1/2 是同步定时/计数器, 可以作为 16 位自动重载功能的定时/计数器, 也可以作为 32 位无重载功能的定时/计数器。TIM0/1/2 每个定时器都具有 2 路捕获比较功能, 可以产生 2 路 PWM 独立输出或 1 组 PWM 互补输出。具有死区控制功能。

TIM3 是多通道的通用定时器, 具有 TIM0/1/2 的所有功能, 可以产生 3 组 PWM 互补输出或 6 路 PWM 独立输出, 最多 6 路输入捕获。具有死区控制功能。低功耗定时器: 低功耗定时器 LPTIM 是异步 16 位定时/计数器, 在系统时钟关闭后仍然可以通过内部低速 RC 或者外部低速晶体振荡计时/计数。通过中断在低功耗模式下唤醒系统。

可编程计数器阵列: PCA(可编程计数器阵列 Programmable Counter Array) 支持最多 5 个 16 位的捕获/比较模块。该定时/计数器可用作为一个通用的时钟计数/事件计数器的捕获/比较功能。PCA 的每个模块都可以进行独立编程, 以提供输入捕捉, 输出比较或脉冲宽度调制。另外模块 4 有额外的看门狗定时器模式。高级定时器 Advanced Timer 包含三个定时器 TIM4/5/6。TIM4/5/6 是功能相同的高性能计数器, 可用于计数产生不同形式的时钟波形, 1 个定时器可以产生互补的一对 PWM 或者独立的 2 路 PWM 输出, 可以捕获外界输入进行脉冲宽度或周期测量。

Advanced Timer 基本的功能及特性:

- 基本功能
 - 递加、递减计数方向
 - 软件同步
 - 硬件同步
 - 缓存功能
 - 正交编码计数
 - 通用 PWM 输出
 - 保护机制
 - AOS 关联动作
- 中断类型
 - 计数比较匹配中断
 - 计数周期匹配中断

- 死区时间错误中断

1.3.13 超低功耗脉冲计数器 PCNT

PCNT (Pulse Counter) 模块用以对外部脉冲进行计数, 支持单路以及双路 (正交编码与非交叉编码) 脉冲。它可以在低功耗休眠模式下无需软件参与进行计数。脉冲计数器特性:

- 支持重载功能的 16 bit 计数器
- 单通道脉冲计数
- 双通道非交脉冲计数
- 双通道正交脉冲计数, 不失码
- 加/减计数溢出中断
- 脉冲超时中断
- 4 种解码错误中断, 非交脉冲模式
- 1 种方向改变中断, 正交脉冲模式
- 多级脉冲宽度滤波
- 输入脉冲极性可配置
- 支持低功耗模式计数
- 支持唤醒低功耗模式下 MCU
- 加/支持任意脉冲沿间距不小于 1 个计数时钟周期
- 具备低功耗模式下自动定时唤醒功能, 最大定时达 1024 秒

1.3.14 看门狗 WDT

WDT (Watch Dog Timer) 是一个可配置的 20 位定时器, 在 MCU 异常的情况下提供复位; 内建 10KHz 低速时钟输入作为计数器时钟。调试模式下, 可选择暂停或继续运行; 只有写入特定序列才能重启 WDT。

1.3.15 通用异步收发器 UART0~UART3

4 路通用异步收发器 (Universal Asynchronous Receiver/Transmitter), UART0~UART3。通用 UART 基本功能:

- 半双工和全双工传输
- 8/9-Bit 传输数据长度
- 硬件奇偶校验
- 1/1.5/2-Bit 停止位
- 四种不同传输模式
- 16-Bit 波特率计数器
- 多机通讯
- 硬件地址识别
- DMAC 硬件传输握手
- 硬件流控
- 支持单线模式

1.3.16 低功耗异步收发器 LPUART0~LPUART1

2 路低功耗模式下可以工作的异步收发器 (Low Power Universal Asynchronous Receiver/Transmitter), LPUART0/LPUART1。

LPUART 基本功能:

- 传输时钟 SCLK (SCLK 可选择 XTL、RCL 以及 PCLK)
- 系统低功耗模式下收发数据
- 半双工和全双工传输
- 8/9-Bit 传输数据长度
- 硬件奇偶校验
- 1/1.5/2-Bit 停止位
- 四种不同传输模式
- 16-Bit 波特率计数器
- 多机通讯
- 硬件地址识别
- DMAC 硬件传输握手
- 硬件流控
- 支持单线模式

1.3.17 同步串行接口 SPI

1 路同步串行接口 (Serial Peripheral Interface)

SPI 基本特性:

- 通过编程可以配置为主机或者从机
- 四线传输方式, 全双工通信
- 主机模式 7 种波特率可配置
- 主机模式最大波特率为 1/2 系统时钟
- 从机模式最大波特率为 1/4 系统时钟
- 可配置的串行时钟极性和相位
- 支持中断
- 8 位数据传输, 先传输高位后低位
- 支持 DMA 软件/硬件访问

1.3.18 I²C 总线

2 路 I²C, 采用串行同步时钟, 可实现设备之间以不同的速率传输数据。

I²C 基本特性:

- 支持主机发送/接收, 从机发送/接收四种工作模式
- 支持标准 (100Kbps) / 快速 (400Kbps) / 高速 (1Mbps) 三种工作速率
- 支持 7 位寻址功能
- 支持噪声过滤功能
- 支持广播地址
- 支持中断状态查询功能

1.3.19 蜂鸣器 Buzzer

4 个通用定时器与 1 个低功耗定时器功能复用输出为 Buzzer 提供可编程驱动频率。该蜂鸣器端口可提供 18mA 的 sink 电流, 互补输出, 不需要额外的三极管。

1.3.20 时钟校准电路

内建时钟校准电路，可以通过外部精准的晶振时钟校准内部 RC 时钟，亦可使用内部 RC 时钟去检验外部晶振时钟是否工作正常。

时钟校准基本特性：

- 校准模式
- 监测模式
- 32 位参考时钟计数器可加载初值
- 32 位待校准时钟计数器可配置溢出值
- 6 种参考时钟源
- 5 种待校准时钟源
- 支持中断方式

1.3.21 唯一识别号 UID

每颗芯片出厂前具备唯一的 10 字节设备标识号，包括 wafer lot 信息，以及芯片坐标信息等。UID 地址为：0x00100E74 - 0x00100E7D。

1.3.22 CRC16/32 硬件循环冗余校验码

CRC16 符合 ISO/IEC13239 中给出的多项式 $X^{16} + X^{12} + X^5 + 1$ 。CRC32 符合 ISO/IEC13239 中给出的多项式 $X^{32} + X^{26} + X^{23} + X^{22} + X^{16} + X^{12} + X^{11} + X^{10} + X^8 + X^7 + X^5 + X^4 + X^2 + X + 1$ 。

1.3.23 AES 硬件加密

AES (The Advanced Encryption Standard) 是美国国家标准技术研究所 (NIST) 在 2000 年 10 月 2 日正式宣布的新的数据加密标准。AES 的分组长度固定为 128 位，而密钥长度支持 128/192/256。

1.3.24 TRNG 真随机数发生器

TRNG 是一个真随机数发生器，用来产生真随机数。

1.3.25 12 Bit SARADC

单调不失码的 12 位逐次逼近型模数转换器，在 24M ADC 时钟下工作时，采样率达到 1Msps。参考电压可选择片内精准电压 (1.5v 或 2.5v) 或从外部输入或电源电压。24 个输入通道，包括 20 路外部管脚输入、1 路内部温度传感器电压、1 路 1/3 电源电压、1 路内建 BGR 1.2V 电压、DAC 内部输出。内建可配置的输入信号放大器以检测弱信号。

SAR ADC 基本特性：

- 12 位转换精度；
- 1Msps 转换速度
- 24 个输入通道，包括 20 路外部管脚输入、1 路内部温度传感器电压、1 路 1/3AVDD 电压、1 路内建 BGR 1.2V 电压、DAC 内部输出；
- 4 种参考源：AVDD 电压、ExRef 引脚、内置 1.5v 参考电压、内置 2.5v 参考电压；
- ADC 的电压输入范围：0~Vref；
- 4 种转换模式：单次转换、顺序扫描连续转换、插队扫描连续转换、连续转换累加；
- 输入通道电压阈值监测；

- 内置信号放大器，可转换高阻信号；
- 支持片内外设自动触发 ADC 转换，有效降低芯片功耗并提高转换的实时性。

1.3.26 12 Bit DAC

1 通道 12bit 500Ksps DAC, 可以进行数模转换。

1.3.27 电压比较器 VC

内建 3 路 VC，芯片管脚电压监测/比较电路。16 个可配置的正外部输入通道，11 个可配置的负外部输入通道；5 个内部负输入通道，包括 1 路内部温度传感器电压、1 路内建 BGR 2.5V 参考电压、1 路内建 BGR 1.2V 电压、1 路 64 阶电阻分压。VC 输出可供通用定时器 TIM0/1/2/3，低功耗定时器 LPTIM 与可编程计数阵列 PCA 捕获、门控、外部计数时钟使用。可根据上升/下降边沿产生异步中断，从低功耗模式下唤醒 MCU。可配置的软件防抖功能。

1.3.28 低电压检测器 LVD

对芯片电源电压或芯片管脚电压进行检测。16 档电压监测值（1.8v ~ 3.3v）。可根据上升/下降边沿产生异步中断或复位。具有硬件迟滞电路和可配置的软件防抖功能。

LVD 基本特性：

- 4 路监测源，AVDD、PC13、PB08、PB07；
- 16 阶阈值电压，1.8V~3.3V 可选；
- 8 种触发条件，高电平、上升沿、下降沿组合；
- 2 种触发结果，复位、中断；
- 8 阶滤波配置，防止误触发；
- 具备迟滞功能，强力抗干扰。

1.3.29 运放 OPA

OPA 可以灵活配置，适用于简易滤波器和电压跟随器应用。可以作为 DAC 输出缓存器使用，也可以配置为运放使用。

1.3.30 LCD 驱动

LCD 控制器是一款适用于单色无源液晶显示器（LCD）的数字控制器/驱动器，最多具有 8 个公用端子（COM）和 37 个区段端子（SEG），用以驱动 296 (8*37) 个 LCD 图像元素。

可以选择电容分压或电阻分压，支持内部电阻分压。内部电阻分压可以调节对比度。支持 DMA 硬件数据传输。

LCD 基本特性：

- 高度灵活的帧速率控制。
- 支持静态、1/2、1/3、1/4、1/6 和 1/8 占空比。
- 支持 1/2、1/3 偏置。
- 多达 16 个寄存器的 LCD 数据 RAM。
- 多达 16 个寄存器的 LCD 数据 RAM。
- 3 种驱动波形生成方式
 - 内部电阻分压、外部电阻分压，外部电容分压方式

- 可通过软件配置内部电阻分压方式的功耗，从而匹配 LCD 面板所需的电容电荷
- 支持低功耗模式：LCD 控制器可在 Active、Sleep、DeepSleep 模式下进行显示。
- 可配置帧中断。
- 支持 LCD 闪烁功能且可配置多种闪烁频率
- 未使用的 LCD 区段和公共引脚可配置为数字或模拟功能。

1.3.31 嵌入式调试系统

嵌入式调试解决方案，提供全功能的实时调试器，配合标准成熟的 Keil/IAR 等调试开发软件。支持 4 个硬断点以及多个软断点。

1.3.32 在线编程模式

支持在线编程，将 BOOT0（PF11）管脚接高电平即可进入 ISP 在线烧录模式。BOOT0 管脚接低电平进入用户模式。

1.3.33 高安全性

加密型嵌入式调试解决方案，提供全功能的实时调试器。

1.4 订购信息

1.4.1 规格说明

表 4: ZSN700 系列产品功能和外设配置

外围接口	产品型号	ZSN700
	闪存 - K 字节	256
	SRAM - K 字节	32
定时器	通用 16 位定时器	4
	低功耗 16 位定时器	2
	高级 16 位定时器	3
	可编程 16 位定时器 PCA	1
	超低功耗脉冲计数器 PCNT	1
	可编程 20 位看门狗电路	1
	RTC	支持
通讯接口	UART	4
	LPUART	2
	I ² C	2
	SPI	1
模拟	ADC 12bit	20
	DAC 12bit	1
	OPA	1
	Vcomp	3
	LVD	支持
	LVR	支持
GPIO 端口 (通道数)		50
内核		M0+
CPU 频率		48 MHz
特殊功能		NFC 读卡器模式
工作电压		2.8V ~ 3.6V
温度范围		-40°C ~ +85°C
封装		LGA68

1.4.2 订购信息

ZSN700 的完整产品型号信息见表 5 所示。

表 5: 选型表

产品型号	内核	电压 (V)	工作温度 (°C)	封装形式	包装方式	MPQ	MOQ	MSL
ZSN700	M0+	2.8V~3.6V	-40~+85	LGA68	TRAY 包装 (颗/盘)	168	168	5

该芯片的命名规则如图 15所示。

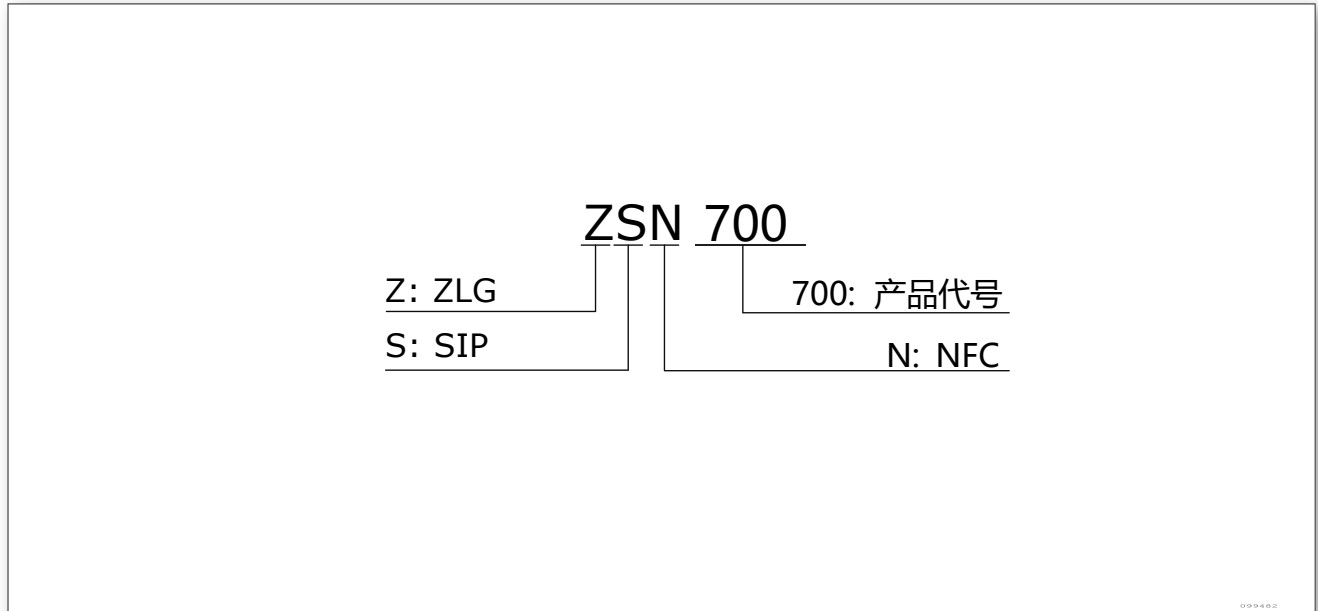
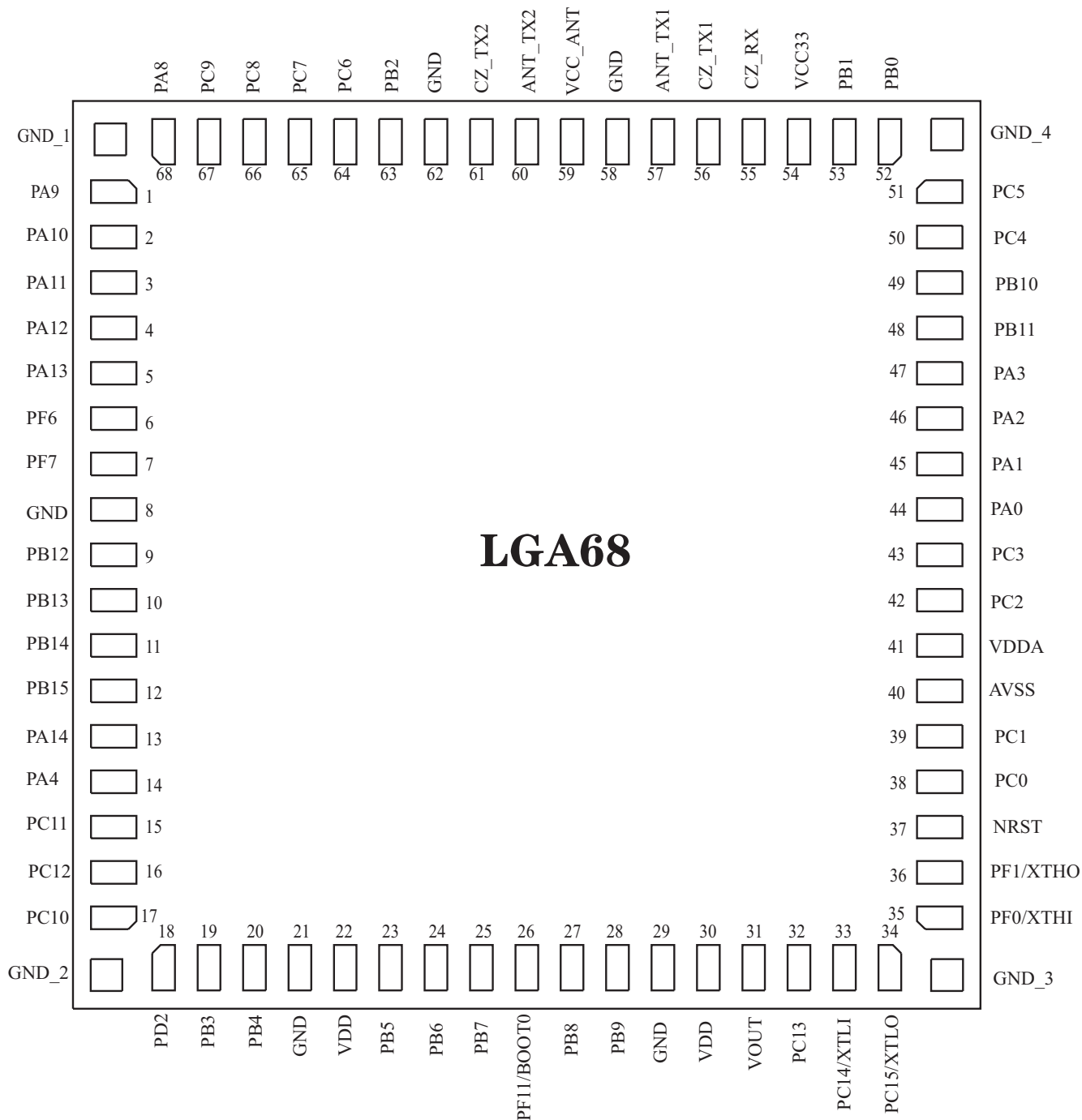


图 1. ZSN700 型号命名

2 引脚功能

2.1 引脚分布

本产品提供 LGA68 封装形式。



2.2 引脚说明

2.3 引脚定义

引脚定义与功能说明。

表 6: 引脚定义

引脚编码	引脚名称	类型 ⁽¹⁾	DIGITAL	ANALOG	备注
1	PA9	I/O	UART0_TXD/ TIM3_CH1A/ TIM0_BK/ I ² C0_SCL/ HCLK_OUT/ TIM5_CHA	COM0	
2	PA10	I/O	UART0_RXD/ TIM3_CH2A/ TIM2_BK/ I ² C0_SDA/ PCLK_OUT/ TIM6_CHA/ TIM2_GATE	COM1	
3	PA11	I/O	UART0_CTS/ TIM3_GATE/ I ² C1_SCL/ VCO_OUT/ TIM4_CHB	COM2	
4	PA12	I/O	UART0_RTS/ TIM3_ETR/ I ² C1_SDA/ VC1_OUT/ PCN_S0	COM3	
5	PA13	I/O	IR_OUT/ UART0_RXD/ LVD_OUT/ TIM3_ETR/ RTC_1HZ/ PCNT_S1/ VC2_OUT	SWDIO	
6	PF6	I/O	UART0_CTS/ LPUART1_CTS/ I ² C1_SCL		
7	PF7	I/O	UART0_RTS/ LPUART1_RTS/ I ² C1_SDA		
8	GND	S			

引脚编码	引脚名称	类型 ⁽¹⁾	DIGITAL	ANALOG	备注
9	PB12	I/O	SPI1_CS/ TIM3_BK/ LPUART0_TXD/ TIM0_BK/ LPUART0_RTS/ TIM6_CHA	AIN19/ VC1_INP9/ SEG8	
10	PB13	I/O	SPI1_SCK/ I ² C1_SCL/ TIM3_CH0B/ LPUART0_CTS/ TIM1_CHA/ TIM1_GATE/ TIM6_CHB	AIN20/ VC1_INP10/ SEG7	
11	PB14	I/O	SPI1_MISO/ I ² C1_SDA/ TIM3_CH1B/ LPUART0_RTS/ TIM0_CHA/ RTC_1HZ/ TIM1_BK	AIN21/ VC1_INP11/ VC2_INN5/ VC2_INP9/ SEG6	
12	PB15	I/O	SPI1_MOSI/ TIM3_CH2B/ TIM0_CHB/ TIM0_GATE/ LPUART1_RXD	AIN22/ SEG5	
13	PA14	I/O	UART1_TXD/ UART0_TXD/ TIM3_CH2A/ LVD_OUT/ RCH_OUT/ RCL_OUT/ PLL_OUT	SWCLK	时钟输出
14	PA4	I/O	UART1_TXD/ PCA_CH4/ TIM2_ETR/ TIM5_CHA/ LVD_OUT/ TIM3_CH2B	AIN4/ VC0_INP8/ VC0_INN4/ VC1_INP4/ DAC_OUT/ OP3_OUT/ SEG19	

引脚编码	引脚名称	类型 ⁽¹⁾	DIGITAL	ANALOG	备注
15	PC11	I/O	LPUART1_RXD/ LPUART0_RXD/ PCA_CH3/ PCNT_S0FO	COM5/ SEG38	
16	PC12	I/O	LPUART0_TXD/ LPUART1_TXD/ PCA_CH4/ PCNT_S1FO	COM6/ SEG37	
17	PC10	I/O	LPUART1_TXD/ LPUART0_TXD/ PCA_CH2	COM4/ SEG39	
18	PD2	I/O	PCA_CTS/ LPUART0_RTS/ TIM1_ETR	COM7/ SEG36	
19	PB3	I/O	TIM0_CHB/ TIM1_GATE/ TIM3_CH0A/ LPTIM0_GATE/ XTL_OUT/ XTH_OUT	VC1_INN9/ SEG35/ VLCDH	
20	PB4	I/O	PCA_CH0/ TIM2_BK/ UART0_CTS/ TIM2_GATE/ TIM3_CH0B/ LPTIM0_ETR	VC0_INP12/ VC1_INP12/ SEG34/ VLCD3	
21	GND	S			
22	VDD	S			
23	PB5	I/O	TIM1_BK/ PCA_CH1/ LPTIM0_GATE/ PCNT_S0/ UART0_RTS	VC0_INP13/ SEG33/ VLCD2	
24	PB6	I/O	I ² C0_SCL/ UART0_TXD/ TIM1_CHB/ TIM0_CHA/ LPTIM0_ETR/ TIM3_CH0A/ LPTIM0_TOG	VC0_INP14/ VC1_INP14/ SEG32/ VLCD1	

引脚编码	引脚名称	类型 ⁽¹⁾	DIGITAL	ANALOG	备注
25	PB7	I/O	I ² C0_SDA/ UART0_RXD/ TIM2_CHB/ LPUART1_CTS/ TIM0_CHB/ PCNT_S1/ LPTIM0_TOGN	VC1_INP15/ LVD2/ SEG31	
26	PF11	I/O		SEG30	BOOT0 上电时, 需保持低电平, 建议接 10K 电阻到 GND
27	PB8	I/O	I ² C0_SCL/ UART0_TXD/ TIM1_CHA/ TIM2_CHA/ TIM0_GATE/ TIM3_CH2A/ UART0_TXD	LVD1/ SEG29	
28	PB9	I/O	I ² C0_SDA/ IR_OUT/ SPI1_CS/ TIM2_CHA/ TIM2_CHB/ UART0_RXD	SEG28	
29	GND	S			
30	VDD	S			
31	VOUT	S			内核 1.5V 电压输出
32	PC13	I/O	RTC_1HZ/ TIM3_CH1B	LVD0	
33	PC14	I/O		XTLI	
34	PC15	I/O		XTLO	
35	PF0	I/O	I ² C0_SDA/ UART1_TXD	XTHI	
36	PF1	I/O	I ² C0_SCL/ UART1_RXD/ TIM4_CHB	XTHO	
37	NRST	I/O			NRST
38	PC0	I/O	LPTIM0_GATE/ PCNT_S0/ UART1_CTS/ UART2_RTS	AIN10/ VC0_INP0/ VC1_INN0/ SEG27	

引脚编码	引脚名称	类型 ⁽¹⁾	DIGITAL	ANALOG	备注
39	PC1	I/O	LPTIM0_TOG/ TIM5_CHB/ UART1_RTS/ PCNT_S0FO/ UART2_CTS	AIN11/ VC0_INP1/ VC1_INN1/ SEG26	
40	AVSS	S			
41	VDDA	S			
42	PC2	I/O	SPI1_MISO/ LPTIM0_TOGN/ PCNT_S1/ UART2_RXD	AIN12/ VC0_INP2/ VC1_INN2/ SEG25	
43	PC3	I/O	SPI1_MOSI/ LPTIM0_ETR/ LPTIMO_TOGN/ PCNT_S1FO/ UART2_TXD	AIN13/ VC0_INP3/ VC1_INN3/ SEG24	
44	PA0	I/O	UART1_CTS/ LPUART1_TXD/ TIM0_ETR/ VC0_OUT/ TIM1_CHA/ TIM3_ETR/ TIM0_CHA	AIN0/ VC0_INP4/ VC0_INN0/ VC1_INP0/ VC1_INN4/ SEG23	
45	PA1	I/O	UART1_RTS/ LPUART1_RXD/ TIM0_CHB/ TIM1_ETR/ TIM1_CHB/ HCLK_OUT/ SPI1_MOSI	AIN1/ VC0_INP5/ VC0_INN1/ VC1_INP1/ VC1_INN5/ SEG22	
46	PA2	I/O	UART1_TXD/ TIM0_CHA/ VC1_OUT/ TIM1_CHA/ TIM2_CHA/ PCLK_OUT/ SPI1_MISO	AIN2/ VC0_INP6/ VC0_INN2/ VC1_INP2/ SEG21	

引脚编码	引脚名称	类型 ⁽¹⁾	DIGITAL	ANALOG	备注
47	PA3	I/O	UART1_RXD/ TIM0_GATE/ TIM1_CHB/ TIM2_CHB/ SPI1_CS/ TIM3_CH1A/ TIM5_CHA	AIN3/ VC0_INP7/ VC0_INN3/ VC1_INP3/ SEG20	
48	PB11	I/O	I ² C1_SDA/ TIM1_CHB/ LPUART0_RXD/ TIM2_GATE/ TIM6_CHA/ LPUART1_CTS/ UART1_CTS	AIN18/ VC2_INP8/ VC2_INN4/ SEG9	
49	PB10	I/O	I ² C1_SCL/ SPI1_SCK/ TIM1_CHA/ LPUART0_TXD/ TIM3_CH1A/ LPUART1_RTS/ UART1_RTS	AIN17/ VC1_INP8/ SEG10	
50	PC4	I/O	LPUART0_TXD/ TIM2_ETR/ IR_OUT/ VC2_OUT	AIN14/ VC0_INN18/ OP3_OUT4/ SEG15	
51	PC5	I/O	LPUART0_RXD/ TIM6_CHB/ PCA_CH4	AIN15/ VC0_INN9/ OP3_INN/ SEG14	
52	PB0	I/O	PCA_CH2/ TIM3_CH1B/ LPUART0_TXD/ TIM5_CHB/ RCH_OUT/ RCL_OUT/ PLL_OUT	AIN8/ VC0_INN10/ VC1_INN6/ OP3_INP/ SEG13	

引脚编码	引脚名称	类型 ⁽¹⁾	DIGITAL	ANALOG	备注
53	PB1	I/O	PCA_CH3/ PCLK_OUT/ TIM3_CH2B/ TIM6_CHB/ LPUART0_RTS/ VC2_OUT/ TCLK_OUT	AIN9/ EXVREF/ VC1_INP6/ VC1_INN7/ VC2_INP1/ VC2_INN1/ SEG12	
54	VCC33	S			3.3V 供电
55	CZ_RX	I			天线接收端
56	CZ_TX1	O			天线 1 发射端
57	ANT_TX1	O			天线 1 测试端
58	GND	S			
59	VCC_ANT	S			天线电路供电, 最低 3.3V, 最高 5V 供电
60	ANT_TX2	O			天线 2 测试端
61	CZ_TX2	O			天线 2 发射端
62	GND	S			
63	PB2	I/O	LPTIM0_TOG/ PCA_ECI/ LPUART1_TXD/ TIM4_CHA/ TIM1_BK/ TIM0_BK/ TIM2_BK	AIN16/ VC1_INP7/ VC1_INN8/ SEG11	
64	PC6	I/O	PCA_CH0/ TIM4_CHA/ TIM2_CHA/ LPTIM1_GATE/ UART3_RXD	SEG4	
65	PC7	I/O	PCA_CH1/ TIM5_CHA/ TIM2_CHB/ LPTIM1_EXT/ UART3_TXD	VC2_INP13/ VC2_INN8/ SEG3	
66	PC8	I/O	PCA_CH2/ TIM6_CHA/ TIM2_ETR/ LPTIM1_TOG/ UART3_CTS	SEG2	

引脚编码	引脚名称	类型 ⁽¹⁾	DIGITAL	ANALOG	备注
67	PC9	I/O	PCA_CH3/ TIM4_CHB/ TIM1_ETR/ LPTIM1_TOGN/ UART3_RTSS	SEG1	
68	PA8	I/O	UART_TXD/ TIM3_CH0A/ TIM1_GATE/ TIM4_CHA/ TIM3_BK	SEG0	
	GND_1 GND_2 GND_3 GND_4	S	GND		

2.4 引脚复用功能

每个引脚的数字功能由 PSEL 位域进行控制，详见下表。

表 7: I/O 端口功能复用

0	1	2	3	4	5	6	7
PA0	UART1_CTS	LPUART1_TXD	TIM0_ETR	VC0_OUT	TIM1_CHA	TIM3_ETR	TIM0_CHA
PA1	UART1_RTS	LPUART1_RXD	TIM0_CHB	TIM1_ETR	TIM1_CHB	HCLK_OUT	SPI1_MOSI
PA2	UART1_TXD	TIM0_CHA	VC1_OUT	TIM1_CHA	TIM2_CHA	PCLK_OUT	SPI1_MISO
PA3	UART1_RXD	TIM0_GATE	TIM1_CHB	TIM2_CHB	SPI1_CS	TIM3_CH1A	TIM5_CHA
PA4		UART1_TXD	PCA_CH4	TIM2_ETR	TIM5_CHA	LVD_OUT	TIM3_CH2B
PA8	UART0_TXD	TIM3_CH0A			TIM1_GATE	TIM4_CHA	TIM3_BK
PA9	UART0_TXD	TIM3_CH1A	TIM0_BK	I2C0_SCL		HCLK_OUT	TIM5_CHA
PA10	UART0_RXD	TIM3_CH2A	TIM2_BK	I2C0_SDA	TIM2_GATE	PCLK_OUT	TIM6_CHA
PA11	UART0_CTS	TIM3_GATE	I2C1_SCL		VC0_OUT		TIM4_CHB
PA12	UART0_RTS	TIM3_ETR	I2C1_SDA		VC1_OUT		PCNT_S0
PA13	IR_OUT	UART0_RXD	LVD_OUT	TIM3_ETR	RTC_1HZ	PCNT_S1	VC2_OUT
PA14	UART1_TXD	UART0_TXD	TIM3_CH2A	LVD_OUT	RCH_OUT	RCL_OUT	PLL_OUT
PB0	PCA_CH2	TIM3_CH1B	LPUART0_TXD	TIM5_CHB	RCH_OUT	RCL_OUT	PLL_OUT
PB1	PCA_CH3	PCLK_OUT	TIM3_CH2B	TIM6_CHB	LPUART0_RTS	VC2_OUT	TCLK_OUT
PB2	LPTIM_TOG	PCA_ECI	LPUART1_TXD	TIM4_CHA	TIM1_BK	TIM0_BK	TIM2_BK

0	1	2	3	4	5	6	7
PB3		TIM0_CHB	TIM1_GATE	TIM3_CH0A	LPTIM_GATE	XTL_OUT	XTH_OUT
PB4		PCA_CH0	TIM2_BK	UART0_CTS	TIM2_GATE	TIM3_CH0B	LPTIM_ETR
PB5			TIM1_BK	PCA_CH1	LPTIM_GATE	PCNT_S0	UART0_RTS
PB6	I2C0_SCL	UART0_TXD	TIM1_CHB	TIM0_CHA	LPTIM_ETR	TIM3_CH0A	LPTIM_TOG
PB7	I2C0_SDA	UART0_RXD	TIM2_CHB	LPUART1_CTS	TIM0_CHB	LPTIM_TOGN	PCNT_S1
PB8	I2C0_SCL	TIM1_CHA		TIM2_CHA	TIM0_GATE	TIM3_CH2A	UART0_TXD
PB9	I2C0_SDA	IR_OUT	SPI1_CS	TIM2_CHA		TIM2_CHB	UART0_RXD
PB10	I2C1_SCL	SPI1_SCK	TIM1_CHA	LPUART0_TXD	TIM3_CH1A	LPUART1_RTS	UART1_RTS
PB11	I2C1_SDA	TIM1_CHB	LPUART0_RXD	TIM2_GATE	TIM6_CHA	LPUART1_CTS	UART1_CTS
PB12	SPI1_CS	TIM3_BK	LPUART0_TXD	TIM0_BK		LPUART0_RTS	TIM6_CHA
PB13	SPI1_SCK	I2C1_SCL	TIM3_CH0B	LPUART0_CTS	TIM1_CHA	TIM1_GATE	TIM6_CHB
PB14	SPI1_MISO	I2C1_SDA	TIM3_CH1B	TIM0_CHA	RTC_1HZ	LPUART0_RTS	TIM1_BK
PB15	SPI1_MOSI	TIM3_CH2B	TIM0_CHB	TIM0_GATE			LPUART1_RXD
PC0	LPTIM_GATE	PCNT_S0	UART1_CTS	UART2_RTS			
PC1	LPTIM_TOG	TIM5_CHB	UART1_RTS	PCNT_S0FO		UART2_CTS	
PC2	SPI1_MISO	LPTIM_TOGN	PCNT_S1	UART2_RXD			
PC3	SPI1_MOSI	LPTIM_ETR	LPTIM_TOGN	PCNT_S1FO	UART2_TXD		
PC4	LPUART0_TXD	TIM2_ETR	IR_OUT	VC2_OUT			
PC5	LPUART0_RXD	TIM6_CHB	PCA_CH4				
PC6	PCA_CH0	TIM4_CHA	TIM2_CHA	LPTIM1_GATE		UART3_RXD	
PC7	PCA_CH1	TIM5_CHA	TIM2_CHB	LPTIM1_ETR		UART3_TXD	

0	1	2	3	4	5	6	7
PC8	PCA_CH2	TIM6_CHA	TIM2_ETR	LPTIM1_TOG		UART3_CTS	
PC9	PCA_CH3	TIM4_CHB	TIM1_ETR	LPTIM1_TOGN		UART3_RTS	
PC10	LPUART1_TXD	LPUART0_TXD	PCA_CH2				
PC11	LPUART1_RXD	LPUART0_RXD	PCA_CH3	PCNT_S0FO			
PC12	LPUART0_TXD	LPUART1_TXD	PCA_CH4	PCNT_S1FO			
PC13		RTC_1HZ	TIM3_CH1B				
PC14							
PC15							
PD2	PCA_ECI	LPUART0_RTS	TIM1_ETR				
PF0	I2C0_SDA		UART1_TXD				
PF1	I2C0_SCL	TIM4_CHB	UART1_RXD				
PF6	I2C1_SCL	LPUART1_CTS	UART0_CTS				
PF7	I2C1_SDA	LPUART1_RTS	UART0_RTS				
PF11							

3 功能框图

功能框图如图 2所示:

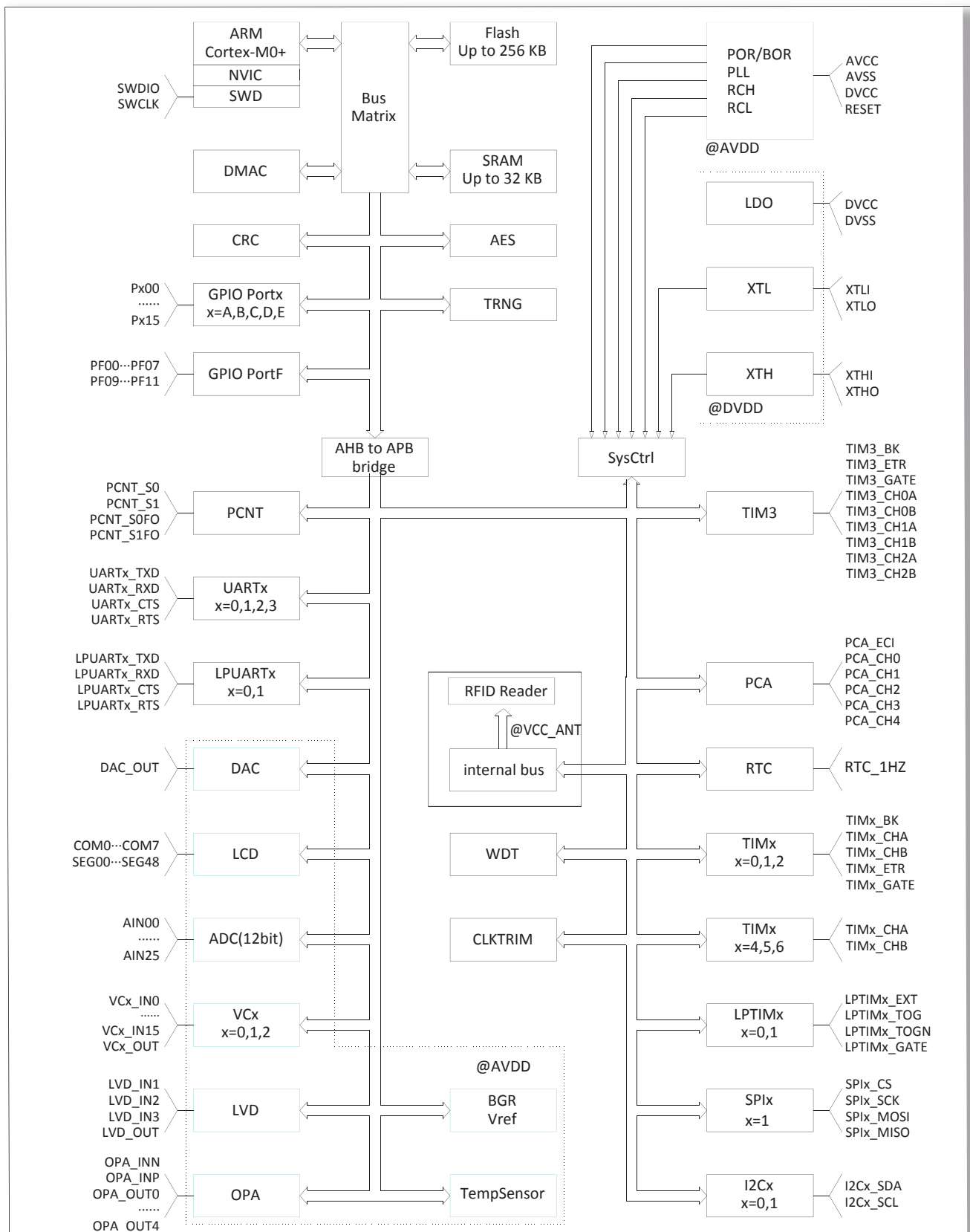


图 2. ZSN700 功能框图

4 存储器

存储器映像如图 3所示:

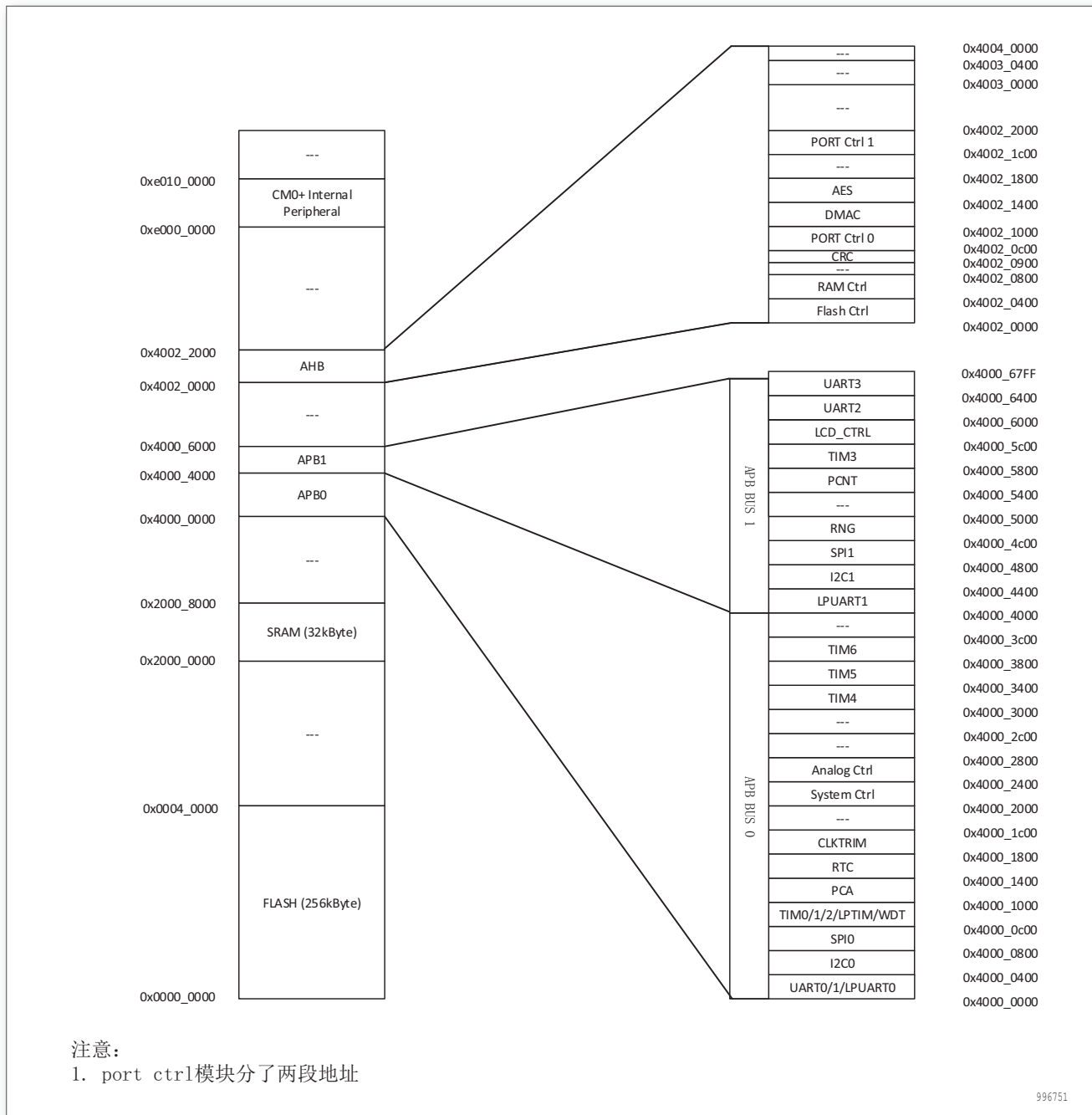


图 3. 存储器映像图

5 电气特性

5.1 绝对最大额定值

加在器件上的载荷如果超过“绝对组最大额定值”列表(表 8、表 9、表 10)中给出的值,可能会导致器件永久性地损坏。这里只是给出能承受的最大载荷,并不意味着在此条件下器件的功能性操作无误。器件长期工作在最大值条件下会影响器件的可靠性。

表 8: 电压特性

符号	描述	最小值	最大值	单位
$V_{DD} - V_{SS}$	外部主供电电压 (包含 V_{DDA} 和 V_{SSA}) ⁽¹⁾	- 0.3	3.6V	V
V_{IN}	在 5 V 容忍的引脚上的输入电压 ⁽²⁾⁽³⁾	$V_{SS} - 0.3$	3.6V	
	在其它引脚上的输入电压 ⁽²⁾	$V_{SS} - 0.3$	V_{DD}	
$ \Delta V_{DDx} $	不同供电引脚之间的电压差		50	mV
$ V_{SSx} - V_{SS} $	不同接地引脚之间的电压差		50	
$V_{ESD(HBM)}$	ESD 静电放电电压 (人体模型)	参见5.5.10		

1. 所有的电源 (V_{DD} , V_{DDA}) 和地 (V_{SS} , V_{SSA}) 引脚必须始终连接到外部允许范围内的供电系统上。
2. 必须始终遵循 V_{IN} 的最大值。有关允许的最大注入电流值的信息, 请参见下表。
3. $V_{DD} = 3.3V$ 。

表 9: 电流特性

符号	描述	最大值	单位
I_{VDD}	经过 V_{DD}/V_{DDA} 电源线的总电流 (供应电流) ⁽¹⁾	300	mA
I_{VSS}	经过 V_{SS} 地线的总电流 (流出电流) ⁽¹⁾	300	
I_{IO}	任意 I/O 和控制引脚上的输出灌电流	25	
	任意 I/O 和控制引脚上的输出电流	-25	
$I_{INJ(PIN)}^{(2)(3)}$	NRST 引脚的注入电流	± 5	
$I_{INJ(PIN)}^{(2)(3)}$	HXTH 的 XTHI 引脚和 XTL 的 XTLI 引脚的注入电流	± 5	
$I_{INJ(PIN)}^{(2)(3)}$	其他引脚的注入电流 ⁽⁴⁾	± 5	
$\Sigma I_{INJ(PIN)}^{(2)}$	所有 I/O 和控制引脚上的总注入电流 ⁽⁴⁾	± 25	

1. 所有的电源 (V_{DD} , V_{DDA}) 和地 (V_{SS} , V_{SSA}) 引脚必须始终连接到外部允许范围内的供电系统上。
2. $I_{INJ(PIN)}$ 绝对不可以超过它的极限, 即保证 V_{IN} 不超过其最大值。如果不能保证 V_{IN} 不超过其最大值, 也要保证在外部限制 $I_{INJ(PIN)}$ 不超过其最大值。当 $V_{IN} > V_{DD}$ 时, 有一个正向注入电流; 当 $V_{IN} < V_{SS}$ 时, 有一个反向注入电流。
3. 反向注入电流会干扰器件的模拟性能。
4. 当几个 I/O 口同时有注入电流时, $\Sigma I_{INJ(PIN)}$ 的最大值为正向注入电流与反向注入电流的即时绝对值之和。该结果基于在器件 4 个 I/O 端口上 $\Sigma I_{INJ(PIN)}$ 最大值的特性。

表 10: 温度特性

符号	描述	最大值	单位
T_{STG}	储存温度范围	- 40 ~ + 85	°C
T_J	最大结温度	105	°C

5.2 EMC 特性

使用特定的测量方法，对芯片进行强度测试以决定它的电气敏感性方面的性能。

表 11: ESD 特性

符号	参数	条件	典型值	单位
$VESD_{HBM}$	ESD Human Body Mode		2	KV
$VESD_{CDM}$	ESD Charge Device Mode		500	V
$VESD_{RFIO}$		RFIO 端口空气放电	8	KV
$I_{latchup}$	Latch up current		100	mA

设计牢靠的软件以避免噪声的问题

在器件级进行 EMC 的评估和优化，是在典型的应用环境中进行的。应该注意的是，好的 EMC 性能与用户应用和具体的软件密切相关。

因此，建议用户对软件实行 EMC 优化，并进行与 EMC 有关的认证测试。

软件建议

软件的流程中必须包含程序跑飞的控制，如：

- 被破坏的程序计数器
- 意外的复位
- 关键数据被破坏 (控制寄存器等……)

5.3 MCU 功耗参数

电流消耗是多种参数和因素的综合指标，这些参数和因素包括工作电压、环境温度、I/O 引脚的负载、产品的软件配置、工作频率、I/O 脚的翻转速率、程序在存储器中的位置以及执行的代码等。

微控制器处于下列条件：

- 所有的 I/O 引脚都处于输入模式，并连接到一个静态电平上— V_{DD} 或 V_{SS} (无负载)。
- 所有的外设都处于关闭状态，除非特别说明。
- 闪存存储器的访问时间调整到 f_{HCLK} 的频率 (0 ~ 24 MHz 时为 0 个等待周期, 24 ~ 48 MHz 时为 1 个等待周期)。
- 指令预取功能开启。当开启外设时: $f_{PCLK0} = f_{HCLK}$, $f_{PCLK1} = f_{HCLK}$ 。
- 如下参数不包含读卡部分电流，读卡部分电流消耗参考表 33。

表 12: 运行模式下的典型电流消耗, 数据处理代码从内部 flash 中运行

符号	描述	条件	f_{HCLK}	典型值 ⁽¹⁾		单位
				使能所有外设	关闭所有外设	
I_{DD} run in RAM	运行模式下的 供应电流	内部时钟 ⁽²⁾	4MHz	750	350	uA
			8MHz	1460	660	
			16MHz	2850	1250	
			22.12MHz	3940	1710	
			24MHz	4270	1850	
		PLL ⁽²⁾	32MHz	5750	2560	
I_{DD} run in Flash	运行模式下的 供应电流	内部时钟 ⁽²⁾	4MHz	1000	610	uA
			8MHz	1890	1090	
			16MHz	3710	2080	
			22.12MHz	5010	2770	
			24MHz	5400	2970	
I_{DD} run in Flash	运行模式下的 供应电流	PLL 4M-xxM	16MHz	3930	2290	uA
			24MHz	5480	3060	
			32MHz	6590	3410	
			40MHz	8100	4110	
			48MHz	9610	4860	
		PLL 8M-xxM	16MHz	3990	2340	
			24MHz	5530	3120	
			32MHz	6640	3460	
			40MHz	8160	4160	
			48MHz	9670	4910	

符号	描述	条件	f _{HCLK}	典型值 ⁽¹⁾		单位
				使能所有外设	关闭所有外设	
I _{DD} sleep	睡眠模式下的供应电流	内部时钟 ⁽²⁾	4MHz	550	150	uA
			8MHz	1060	260	
			16MHz	2050	450	
			22.12MHz	2830	610	
			24MHz	3070	650	
		PLL 4M-xxM	16MHz	2290	690	
			24MHz	3200	790	
			32MHz	4190	990	
			40MHz	5200	1200	
			48MHz	6190	1410	
		PLL 8M-xxM	16MHz	2350	740	
			24MHz	3250	840	
			32MHz	4240	1040	
			40MHz	5250	1250	
			48MHz	6250	1460	
I _{DD} LP run	低速运行供应电流	时钟	32K	12	9	uA

1. 典型值是在 T_A = 25°C 下测试得到。由综合评估得出，不在生产中测试。

表 13: 深度睡眠模式

模式	条件	温度	典型值	最大值	单位
RTC+WDT+ LPT+XTL32K +DeepSleep	XTL32K Driver=0x0	TA=N40-25C	1130	1340	nA
		TA=50C	1680	2270	
		TA=85C	6520	8010	
LPT+XTL32K +DeepSleep	XTL32K Driver=0x0	TA=N40-25C	1030	1230	nA
		TA=50C	1760	2150	
		TA=85C	6460	7840	
RTC+XTL32K +DeepSleep	XTL32K Driver=0x0	TA=N40-25C	990	1170	nA
		TA=50C	1720	2100	
		TA=85C	6390	7820	
XTL32K +DeepSleep	XTL32K Driver=0x0	TA=N40-25C	930	1100	nA
		TA=50C	1660	2010	
		TA=85C	6330	7650	
WDT +DeepSleep		TA=N40-25C	710	840	nA
		TA=50C	1430	1740	
		TA=85C	6080	7500	
DeepSleep		TA=N40-25C	610	730	nA
		TA=50C	1330	1630	

模式	条件	温度	典型值	最大值	单位
		TA=85C	5990	7360	

1. 典型值是在 $T_A = 25^\circ\text{C}$ 下测试得到。由综合评估得出，不在生产中测试。
2. 若没有其他指定条件, $V_{\text{cap}}=1.5\text{V}, V_{\text{DD}}=3.3\text{V}$ 。
3. 读卡器处于硬件低功耗状态。

5.4 测试条件

除非特别说明，所有电压都以 V_{SS} 为基准。

5.4.1 最小和最大值

除非特别说明，在生产线上通过对 100% 的产品在环境温度 $TA=25^\circ\text{C}$ 和 $TA=T_{\text{Amax}}$ 下执行的测试 (T_{Amax} 与选定的温度范围匹配)，所有最小和最大值将在最坏的环境温度、供电电压和时钟频率条件下得到保证。

在每个表格下方的注解中说明为通过综合评估、设计模拟和/或工艺特性得到的数据，不会在生产线上进行测试；在综合评估的基础上，最小和最大数值是通过样本测试后，取其平均值再加减三倍的标准分布得到。

5.4.2 典型数值

除非特别说明，典型数据是基于 $T_A = 25^\circ\text{C}$ 和 $V_{\text{DD}} = 3.3\text{V}(2.8\text{V} \sim 3.6\text{V})$ 。这些数据仅用于设计指导而未经测试。

典型的 ADC 精度数值是通过对一个标准的批次采样，在所有温度范围下测试得到，95% 产品的误差小于等于给出的数值 (平均 $\pm 2\sigma$)。

5.5 工作条件

5.5.1 通用工作条件

表 14: 通用工作条件

符号	参数	条件	最小值	最大值	单位
f_{HCLK}	内部 AHB 时钟频率		0	48	MHz
f_{PCLK0}	内部 APB0 时钟频率		0	48	
f_{PCLK1}	内部 APB1 时钟频率		0	48	
V_{DD}	数字部分工作电压		2.8V	3.6V	V
V_{DDA}	模拟部分工作电压	必须与 $V_{\text{DD}}^{(1)}$ 相同	2.8V	3.6V	V
T_A	最大功率耗散		-40	+85	$^\circ\text{C}$
T_J	结温度范围		-40	+105	$^\circ\text{C}$

1. 当使用 ADC 时，参见 ADC 电气参数
2. 建议使用相同的电源为 V_{DD} 和 V_{DDA} 供电，在上电和正常操作期间， V_{DD} 和 V_{DDA} 之间最多允许有 300 mV 的差别。
3. 在较低的功率耗散的状态下，只要 T_J 不超过 T_{Jmax} (参见节 5.4)， T_A 可以扩展到这个范围。

5.5.2 上电和掉电时的工作条件

下表中给出的参数是在一般的工作条件下测试得出。

表 15: 上电和掉电时的工作条件

符号	参数	条件	最小值	最大值	单位
t_{VDD}	V_{VDD} 上升速率		0	∞	$\mu\text{S/V}$
	V_{VDD} 下降速率		10	∞	

5.5.3 内嵌复位和 LVD 模块特性

内嵌复位和 LVD 模块特性如图所示：

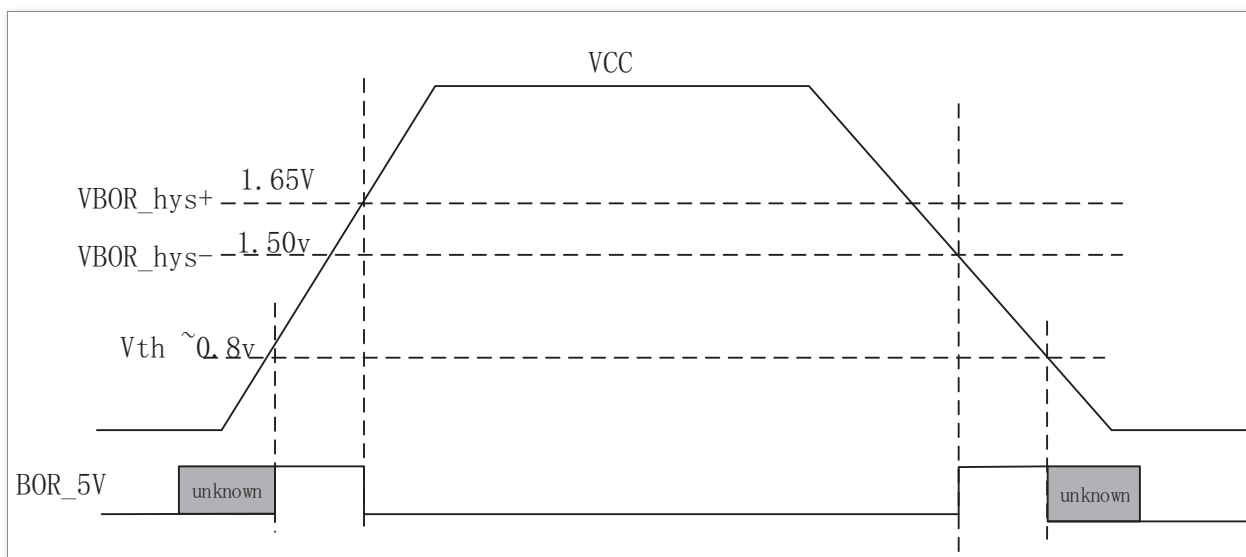


图 4. 上下电示意图

下表中给出的参数是依据表 14 列出的环境温度下和 V_{DD} 供电电压下测试得出。

表 16: 内嵌复位和 LVD 模块特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{por}	POR /BOR (上/下电过程)		1.45	1.50	1.65	V
V_{ex}	外部输入电压范围		0		VDD	V
V_{LVD}	检测阈值	LVD_CR.VTDS=0000	1.7	1.8	1.9	V
		LVD_CR.VTDS=0001	1.8	1.9	2.0	V
		LVD_CR.VTDS=0010	1.9	2.0	2.1	V
		LVD_CR.VTDS=0011	2.0	2.1	2.2	V
		LVD_CR.VTDS=0100	2.1	2.2	2.3	V
		LVD_CR.VTDS=0101	2.2	2.3	2.4	V
		LVD_CR.VTDS=0110	2.3	2.4	2.5	V
LVD_CR.VTDS=0111	2.4	2.5	2.6	V		

符号	参数	条件	最小值	典型值	最大值	单位
V _{LVD}	检测阈值	LVD_CR.VTDS=1000	2.5	2.6	2.7	V
		LVD_CR.VTDS=1001	2.6	2.7	2.8	V
		LVD_CR.VTDS=1010	2.7	2.8	2.9	V
		LVD_CR.VTDS=1011	2.8	2.9	3.0	V
		LVD_CR.VTDS=1100	2.9	3.0	3.1	V
		LVD_CR.VTDS=1101	3.0	3.1	3.2	V
		LVD_CR.VTDS=1110	3.1	3.2	3.3	V
		LVD_CR.VTDS=1111	3.2	3.3	3.4	V
I _{comp}	功耗			0.12		uA
T _{response}	响应时间			80		uS
T _{setup}	建立时间			400		uS
V _{hyste}	迟滞电压			40		mV
T _{filter}	滤波时间	LVD_debounce = 000		7		uS
		LVD_debounce = 001		14		uS
		LVD_debounce = 010		28		uS
		LVD_debounce = 011		112		uS
		LVD_debounce = 100		450		uS
		LVD_debounce = 101		1800		uS
		LVD_debounce = 110		7200		uS
		LVD_debounce = 111		28800		uS

1. 产品的特性由设计保证至最小的数值 V_{POR/PDR}。
2. 由设计保证，不在生产中测试。

5.5.4 内置的参照电压

下表中给出的参数是依据表 14 列出的环境温度下和 V_{DD} 供电电压下测试得出。

表 17: 内置的参照电压 (1)

符号	参数	条件	最小值	典型值	最大值	单位
VREF25	Internal 2.5v Reference Voltage	常温 25 °C, 3.3V	2.475	2.5	2.525	V
VREF25	Internal 2.5v Reference Voltage	-40 °C~+85 °C;2.8V ~ 3.6V	2.463	2.5	2.525	V[1]
VREF15	Internal 1.5v Reference Voltage	常温 25 °C, 3.3V	1.485	1.5	1.515	V
VREF15	Internal 1.5v Reference Voltage	-40 °C~+85 °C;2.8V ~ 3.6V	1.477	1.5	1.519	V[1]
TCoeff	Internal 2.5v 1.5v temperature coefficient	-40 °C~ +85 °C			120	ppm/ °C

1. 数据基于考核结果，不在生产中测试。

5.5.5 从低功耗模式唤醒的时间

唤醒时间是在 RCH 振荡器的唤醒阶段测量得到。唤醒时使用的时钟源依当前的操作模式而定：

- 休眠模式：时钟源是 RCH 振荡器
- 深度休眠模式：时钟源是进入深度休眠时所使用的时钟是 RCH 振荡器

表 18: 从低功耗模式唤醒的时间

符号	描述	条件	最小值	典型值	最大值	单位
T _{wu}	休眠模式 唤醒时间			1.8		us
	深度休眠 唤醒时间	FMCLK = 4MHz		9.0		us
		FMCLK = 8MHz		6.0		us
		FMCLK = 16MHz		5.0		us
		FMCLK = 24MHz		4.0		us

1. 唤醒时间的测量是从唤醒事件开始至用户程序读取第一条指令。

5.5.6 外部时钟源特性

来自外部振荡源产生的高速外部用户时钟

下表中给出的特性参数是使用一个高速的外部时钟源测得，环境温度和供电电压符合通用工作条件。

表 19: 高速外部用户时钟特性

符号	参数	条件	最小值	典型值	最大值	单位
f _{XTH_ext}	用户外部时钟频率 ⁽¹⁾		0	8	32	MHz
V _{XTHH}	OSC_IN 输入引脚高电平电压		0.7V _{DD}		V _{DD}	V
V _{XTHL}	OSC_IN 输入引脚低电平电压		V _{SS}		0.3V _{DD}	V
t _{w(XTH)}	OSC_IN 高或低的时间 ⁽¹⁾		16			nS
t _{r(XTH)} t _{f(XTH)}	OSC_IN 上升或下降的时间 ⁽¹⁾				20	nS
C _{in(XTH)}	OSC_IN 输入容抗 ⁽¹⁾			5		pF
DuCy _(XTH)	占空比		40		60	%
I _L	OSC_IN 输入漏电流	V _{SS} ≤ V _{IN} ≤ V _{DD}			±1	uA

1. 由设计保证，不在生产中测试。

来自外部振荡源产生的低速外部用户时钟

下表中给出的特性参数是使用一个低速的外部时钟源测得，环境温度和供电电压符合通用工作条件。

表 20: 低速外部用户时钟特性

符号	参数	条件	最小值	典型值	最大值	单位
f_{XTH_ext}	用户外部时钟频率 ⁽¹⁾		0	32.768	1000	KHz
V_{XTHH}	OSC_IN 输入引脚高电平电压		0.7VDD		VDD	V
V_{XTHL}	OSC_IN 输入引脚低电平电压		VSS		0.3VDD	V
$t_{w(XTH)}$	OSC_IN 高或低的时间 ⁽¹⁾			450		nS
$t_{r(XTH)}$	OSC_IN 上升的时间 ⁽¹⁾				50	nS
$t_{f(XTH)}$	OSC_IN 下降的时间 ⁽¹⁾				50	nS
$C_{in(XTH)}$	OSC_IN 输入容抗 ⁽¹⁾			5		pF
$DuCy_{(XTH)}$	占空比		30	50	70	%
I_L	OSC_IN 输入漏电流	$V_{SS} \leq V_{IN} \leq V_{DD}$			± 1	μA

1. 由设计保证，不在生产中测试。

高速外部时钟 XTH

高速外部时钟 (XTH) 可以使用一个 4~32MHz 的晶体/陶瓷谐振器构成的振荡器产生。本节中所给出的信息是基于使用下表中列出的典型外部元器件，通过综合特性评估得到的结果。在应用中，谐振器和负载电容必须尽可能地靠近振荡器的引脚，以减少输出失真和启动时的稳定时间。有关晶体谐振器的详细参数 (频率、封装、精度等)，请咨询相应的生产厂商。

表 21: XTH 振荡器特性⁽¹⁾⁽²⁾

符号	参数	条件	最小值	典型值	最大值	单位
f_{OSC_IN}	振荡器频率		4		32	MHz
ESR_{CLK}	支持 ESR 范围	32M		30	60	Ω
ESR_{CLK}	支持 ESR 范围	4M		400	1500	Ω
C_{LX} ⁽³⁾	负载电容	两个管脚都有负载电容	12		24	pF
Duty	占空比		40	50	60	%
I_2	XTH 驱动电流	$V_{DD} = 3.3V$ $V_{IN} = V_{SS}$ 12pF 负载		600		μA
t_{start} ⁽⁵⁾	启动时间	32Mhz(XTR_CR=1111)		300		μS
t_{start} ⁽⁵⁾	启动时间	32Mhz(XTR_CR=0011)		2		mS

1. 谐振器的特性参数由晶体/陶瓷谐振器制造商给出。
2. 由综合评估得出，不在生产中测试。
3. CLX 指 XTAL 的两个管脚负载电容 CL1 和 CL2。对于 CL1 和 CL2，建议使用高质量的、为高频应用而设计瓷介电容器，并挑选符合要求的晶体或谐振器。通常 CL1 和 CL2 具有相同参数。晶体制造商通常以 CL1 和 CL2 的串行组合给出负载电容的参数。在选择 CL1 和 CL2 时，应该根据晶振的频率和 ESR 等参数，并且将 PCB 和 MCU 引脚的容抗考虑在内。在晶振频率为 32M 时，CLX 需要选择小的电容值，XTH_CR.Driver 为 1110 时，可以选择 CLX 为 12pF。
4. 电流跟随频率变化而变化，测试条件：XTH_CR.Driver=1110
5. Tstart 是启动时间，是从软件使能 XTH 开始测量，直至得到稳定的 32MHz/4MHz 振荡这段时间。这个

数值是在 XTH_CR.Startup=10 设置下, 使用一个标准的晶体谐振器上测量得到, 它可能因晶体制造商和型号的不同而变化较大。

使用一个晶体/陶瓷谐振器产生的低速外部时钟

低速外部时钟 (XTL) 可以使用一个 32.768KHz 的晶体/陶瓷谐振器构成的振荡器产生。本节中所给出的信息是基于使用下表中列出的典型外部元器件, 通过综合特性评估得到的结果。在应用中, 谐振器和负载电容必须尽可能地靠近振荡器的引脚, 以减小输出失真和启动时的稳定时间。有关晶体谐振器的详细参数 (频率、封装、精度等), 请咨询相应的生产厂商。(译注: 这里提到的晶体谐振器就是我们通常说的无源晶振)

表 22: XTL 振荡器特性 ($f_{XTH}=32.768\text{KHz}$)⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位
F _{CLK}	振荡频率			32.768		KHZ
ESR _{CLK}	支持的晶振 ESR 范围			65	85	KΩ
C _{Lx}	负载电容	两个管脚都有负载电容		12		pF
DC _{ACLK}	占空比		30	50	70	%
T _{start}	启动时间	ESR=65K , C _L =12pF		500		ms

1. 由综合评估得出, 不在生产中测试。
2. CLX 指 XTAL 的两个管脚负载电容 CL1 和 CL2。对于 CL1 和 CL2, 建议使用高质量的瓷介电容器, 并挑选符合要求的晶体或谐振器。通常 CL1 和 CL2 具有相同参数。晶体制造商通常以 CL1 和 CL2 的串行组合给出负载电容的参数。在选择 CL1 和 CL2 时, 应该将 PCB 和 MCU 引脚的容抗考虑在内。
3. 典型值为 XTL_CR.Driver=1001 时的功耗。选择具有较小 ESR 值的高质量振荡器, 可以通过减小 XTL_CR.Driver 设置值以优化电流消耗。
4. Tstart 是启动时间, 是从软件使能 XTL 开始测量, 直至得到稳定的 32.768KHz 振荡这段时间。这个数值是在 XTL_CR.Driver=1001 和 XTL_CR.Startup=10 设置下, 使用一个标准的晶体谐振器上测量得到, 它可能因晶体制造商和型号的不同而变化较大。

5.5.7 内部时钟源特性

下表中给出的特性参数是使用环境温度和供电电压符合通用工作条件测量得到。

高速内部 (RCH) 振荡器

表 23: RCH 振荡器特性 ⁽¹⁾⁽²⁾

符号	描述	条件	最小值	典型值	最大值	单位
Dev	RCH 振荡器精度	常温常压		0.25		%
		VDD = 2.8V ~3.6V TAMB = -40°C~ 85°C	-2.5		+2.5	%

符号	参数	条件	最小值	典型值	最大值	单位
		VDD = 2.8V ~3.6V TAMB = -20°C~ 50°C	-2.0		+2.0	%
F _{CLK}	振荡频率		4.0	4.0 8.0 16.0 22.01 24.0	24.0	MHZ
I _{CLK}	功耗	F _{MCLK} =4Mhz		80		uA
		F _{MCLK} =8Mhz		100		uA
		F _{MCLK} =16Mhz		120		uA
		F _{MCLK} =24Mhz		140		uA
DC _{CLK}	占空比		45	50	55	%

1. 由设计保证，不在生产中测试。

低速内部 (RCL) 振荡器

表 24: RCL 振荡器特性 (1)(2)

符号	描述	条件	最小值	典型值	最大值	单位
Dev	RCL 振荡器精度	常温常压		0.5		%
Dev	RCL 振荡器精度	VDD = 2.8V ~3.6V TAMB = -40°C~ 85°C	-2.5		+2.5	%
Dev	RCL 振荡器精度	VDD = 2.8V ~3.6V TAMB = -20°C~ 50°C	-1.5		+1.5	%
F _{CLK}	振荡频率			38.4 32.768		KHZ
T _{CLK}	启动时间			150		us
DC _{CLK}	占空比		25	50	75	%
I _{CLK}	功耗			0.35		uA

1. V_{DD} = 3.3V, T_A = -40°C~ 85°C, 除非特别说明。

2. 由综合评估得出，不在生产中测试。

3. 由设计保证，不在生产中测试。

5.5.8 PLL 特性

下表列出的参数是使用环境温度和供电电压符合通用工作条件测量得到。

表 25: PLL 特性 (1)

符号	参数	条件	最小值	典型值	最大值	单位
$f_{\text{PLL_IN}}$	PLL 输入时钟 (2)		4	4	24	MHz
	PLL 输入时钟占空比		40		60	%
$f_{\text{PLL_OUT}}$	PLL 倍频输出时钟		8		48	MHz
D_{uty}	输出占空比		48		52	%
t_{LOCK}	PLL 锁相时间	输入频率 4MHz			100	μS

1. 由设计保证, 不在生产中测试。
2. 需要注意使用正确的倍频系数, 从而根据 PLL 输入时钟频率使得 $f_{\text{PLL_OUT}}$ 处于允许范围内。

5.5.9 存储器特性

闪存存储器

除非特别说明, 所有特性参数是在 $T_A = -40^{\circ}\text{C} \sim +85^{\circ}\text{C}$ 得到。

表 26: 闪存存储器特性

符号	参数	条件	最小值	典型值	最大值	单位
EC_{flash}	擦写次数		20K			cycles
RET_{flash}	数据保存期限	$T_{\text{AMB}} = 85^{\circ}\text{C}$	20			Years
		常温	100			Years
TW_{prog}	编程时间		6		7.5	μS
T_{perase}	页擦除时间		4		5	ms
T_{merase}	整片擦除时间		30		40	ms

5.5.10 I/O 端口特性

输出特性

表 27: 输出特性

符号	参数	条件	最小值	最大值	单位
V_{OH}	弱驱模式, 输出高电平	VDD=3.3V $I_{\text{OH}}=4\text{mA}$, see note1	VDD-0.25		V
		VDD=3.3V $I_{\text{OH}}=8\text{mA}$, see note2	VDD-0.6		V
V_{OL}	弱驱模式, 输出低电平	VDD=3.3V $I_{\text{OL}}=5\text{mA}$, see note1		VSS+0.25	V
		VDD=3.3V $I_{\text{OL}}=14\text{mA}$, see note2		VSS+0.6	V
V_{OHD}	强驱模式, 输出高电平	VDD=3.3V $I_{\text{OHD}}=8\text{mA}$, see note1	VDD-0.25		V

符号	参数	条件	最小值	最大值	单位
		VDD=3.3V I _{OHD} =18mA, see note1	VDD-0.6		V
V _{OLD}	强驱模式, 输出低电平	VDD=3.3V I _{OLD} =5mA, see note1		VSS+0.25	V
		VDD=3.3V I _{OLD} =14mA, see note2		VSS+0.6	V

note:

1. 弱驱最大的输出总电流, I_{OH} 及 I_{OL} 用于所有输出相结合, 不应超过 40 mA, 以满足指定的最大值的电压降。
2. 强驱最大的输出总电流, I_{OH} 及 I_{OL} 用于所有输出相结合, 不应超过 100 mA, 以满足指定的最大值的电压降。

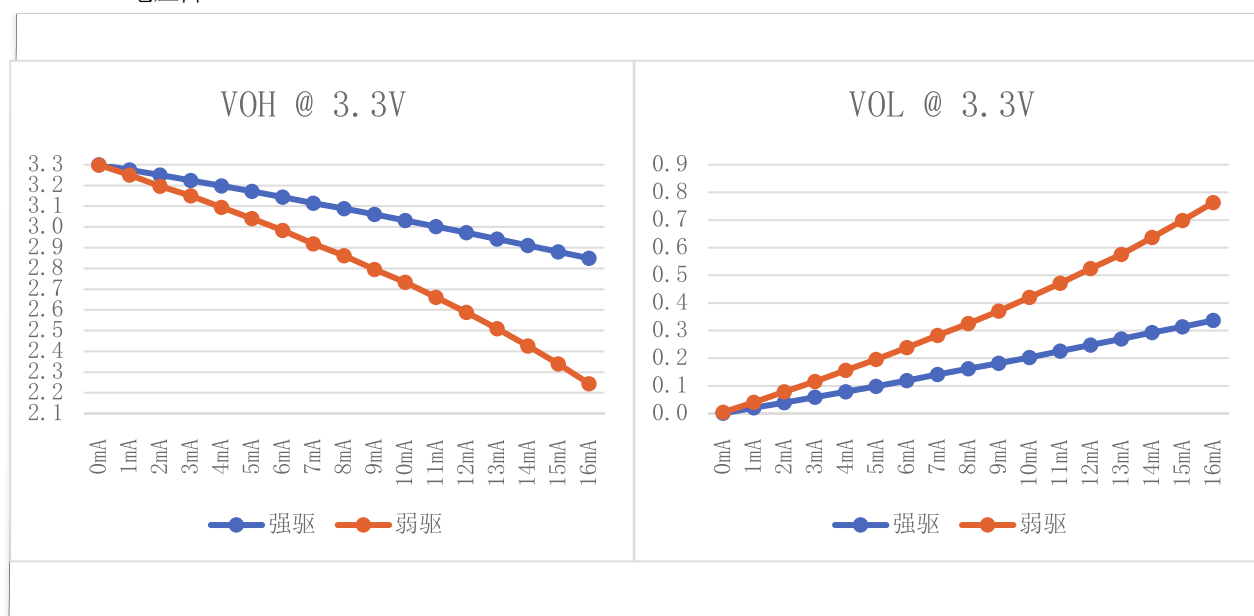


图 5. 输出端口 VOH/VOL 与输出电流对应曲线

输入特性, 端口 PA, PB, PC, PD, PE, PF, RESET

表 28: 输入特性

符号	参数	条件	最小值	典型值	最大值	单位
V _{IH}	高电平输入	VDD=3.3V	2.0			V
V _{IL}	低电平输入	VDD=3.3V			1.0	V
V _{hys}	电压迟滞	VDD=3.3V		0.4		V
R _{pullhigh}	上拉电阻	VDD=3.3V 上拉使能		80		Kohm

符号	参数	条件	最小值	典型值	最大值	单位
R_{pullow}	下拉电阻	VDD=3.3V 下拉使能		40		Kohm
C_{input}	Input capacitance			5		pf

1. 由综合评估得出, 不在生产中测试。

5.5.11 端口外部输入采样要求

表 29: 输入特性

符号	参数	条件	最小值	典型值	最大值	单位
T_{int}	外部中断时间	外部中断触发		30		ns
T_{cap}	定时器捕获时间	定时捕获, SYS=4Mhz		0.5		us
T_{clk}	外部引脚输入定时器时钟源	外部时钟输入, SYS=4Mhz			PCLK/2	Mhz
T_{pca}	外部引脚输入 PCA 时钟源	PCA 外部时钟输入, SYS=4Mhz			PCLK/8	Mhz

1. 由综合评估得出, 不在生产中测试。
2. 外部信号中断标志每次设置最小 T_{int} 。它可能设置与触发信号甚至少于 T_{int} 。

5.5.12 端口漏电特性 PA,PB,PC,PD,PE,PF

表 30: 端口漏电特性

符号	参数	条件	最小值	典型值	最大值	单位
$I_{lkg}(Px.y)$	漏电流	see Note		50		nA

1. 漏电流是用 VSS 或 VDD 应用到相应引脚, 除非另有说明。
2. 该端口引脚必须选定作为输入。

5.5.13 RESETB 引脚特性

RESETB 引脚输入驱动使用 CMOS 工艺, 它连接了一个不能断开的上拉电阻。

表 31: RESETB 引脚特性

符号	参数	条件	最小值	典型值	最大值	单位
$V_{IL}(\text{RESETB})$	输入低电平		-0.3		0.8	V
$V_{IH}(\text{RESETB})$	输入高电平		$0.8 \cdot V_{DD}$		$V_{DD} + 0.5$	V
$V_{hys}(\text{RESETB})$	施密特触发器电压迟滞			200		mV
R_{PU}	弱上拉等效电阻	VIN = VSS		80		Kohm
$T_F(\text{RESETB})$	输入滤波脉冲				100	ns

符号	参数	条件	最小值	典型值	最大值	单位
$T_{NF(RESETB)}$	输入非滤波脉冲		300			ns

1. 由设计保证，不在生产中测试。

5.5.14 读卡器特性

读卡器的基本功能特性详见表 32。

表 32: 读卡器功能特性

特性	描述
功率消耗	平均电流: 3.3V 的 VDD_ANT 供电/73mA 峰值电流: 小于 150mA
工作频率	13.56MHz
读卡距离	标准大小的 Type A 卡片: 7cm(天线尺寸为 5cm×5cm) 标准大小的 Type B 卡片: 3cm 4cm (增大天线尺寸, 理论上读卡距离还能得到提升, 同类型卡片当中, 卡片越小, 读卡距离会越短)
天线电压	阻抗匹配良好前提下, 天线线圈抽头之间的电压峰峰值可达 20V 左右
支持卡片类型	Mifare S50、Mifare S70、Mifare Ultralight、Mifare desfire、以及其他符合 ISO/IEC 14443 Type A/B 的逻辑加密卡和 CPU 卡
天线驱动输出	包含两个独立的天线驱动输出端 CZ_TX1 和 CZ_TX2
天线拓展	天线驱动输出可拓展, 分时复用后单个驱动输出可实现八个天线读卡功能
天线电路供电	VDD_ANT 典型供电电压为 3.3V, 最高 5V 供电
天线调试测试点	ANT_TX1 和 ANT_TX2 是为天线阻抗匹配预留的测试点, 可方便后期调试

读卡器的电流特性详见表 33。

表 33: 读卡器部分电流特性

工作模式	测试条件	典型值
正常读卡模式	启动天线, 并轮询检卡	73mA
硬件低功耗模式	禁能读卡器功能	2uA
低功耗检卡模式	启用低功耗检卡功能	17uA

注意: 采用普通天线模式或八天线模式, ZSN700 芯片本身的电流消耗差异不大, 八天线模式需要在 ZSN700 芯片外部加多一个模拟开关电路, 而模拟开关电路消耗的电流并不计入芯片内部。

5.5.15 ADC 特性

表 34: ADC 特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{ADCIN}	输入电压范围	单端	0		$V_{ADCREFIN}$	V

符号	参数	条件	最小值	典型值	最大值	单位
V _{ADCREFIN}	参考电压范围	单端	0		AVDD	V
I _{ADC1}	ADC 电流 (包括基准和缓冲器)	200Ksps		2		mA
I _{ADC2}	ADC 电流 (不包括基准和缓冲器)	1Msps		0.5		mA
C _{ADCIN}	ADC 输入电容			16	19.2	pF
R _{ADC}	采样开关阻抗			1.5		Kohm
R _{AIN}	外部输入阻抗				100	Kohm
F _{ADCCLK}	ADC 时钟				24	Mhz
T _{ADCSTART}	ADC 启动时间			30		us
T _{ADCCONV}	转换时间		20	24	28	cycles
ENOB	有效位	1Msps VDD>=2.8v 500Ksps VDD>=2.8v, 200Ksps VDD>=2.8v REF=EXREF		10.3		bit
		1Msps VDD>=2.8v 500Ksps VDD>=2.8v 200Ksps VDD>=2.8v REF=VDD		10.3		bit
		200Ksps VDD>=2.8v REF= 内部 1.5V		9.4		bit
		200Ksps VDD>=2.8v REF= 内部 2.5V		9.4		bit
SNR	信噪比	1Msps VDD>=2.8v 500Ksps VDD>=2.8v 200Ksps VDD>=2.8v REF=EXREF		68.2		dB
		1Msps VDD>=2.8v 500Ksps VDD>=2.8v 200Ksps VDD>=2.8v REF=VDD		68.2		dB
		200Ksps VDD>=2.8v REF= 内部 1.5V		60		dB
		200Ksps VDD>=2.8v REF= 内部 2.5V		60		dB
DNL	微分非线性	200Ksps; VREF=EXREF/AVDD	-1		1	LSB
INL	积分非线性	200Ksps; VREF=EXREF/AVDD	-3		3	LSB

符号	参数	条件	最小值	典型值	最大值	单位
Eo	偏移误差			0		LSB
Eg	增益误差			0		LSB

1. 由设计保证，不在生产中测试。

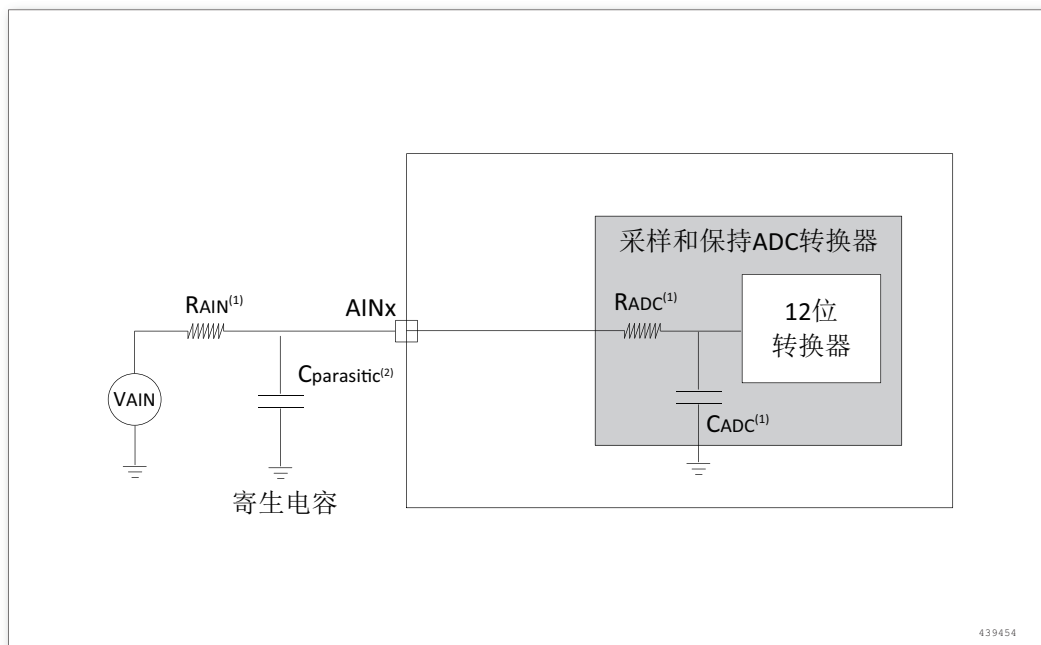


图 6. MCU 内部 ADC 典型应用电路

对于 0.5LSB 采样误差精度要求的条件下，外部输入阻抗的计算公式如下：

$$R_{AIN} = \frac{M}{f_{ADC} \times C_{ADC} \times \ln(2^{N+2})} - R_{ADC}$$

其中 f_{ADC} 为 ADC 时钟频率，寄存器 ADC_CR0<3:2> 可设定其与 PCLK 的关系，如下表。M 为采样周期个数，由寄存器 ADC_CR0<13:12> 设定。

表 35: f_{ADC} 与 PCLK 的关系

(ADC_CR03:2)	N	(ADC_CR013:12)	M
00	1	00	4
01	2	01	6
10	4	10	8
11	8	11	12

下表为 ADC 时钟频率和外部电阻的关系 (M=12, 采样误差 0.5LSB 的条件下)：

表 36: f_{ADC} 与外部输入阻抗的关系

$R_{ADC}(K\Omega)$	$F_{ADC}(KHz)$	$R_{ADC}(K\Omega)$	$F_{ADC}(KHz)$
10	5600	30	2100
50	1300	80	820
100	660	120	550
150	450		

对于上述典型应用，应注意：

1. 尽量减小 ADC 输入端口 AIN_x 的寄生电容 $C_{PARASITIC}$ ；
2. 除了考虑 R_{AIN} 值外，如果信号源 V_{AIN} 的内阻较大时，也需要加入考虑。

5.5.16 VC 特性

表 37: VC 特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{in}	输入电压范围		0		3.6V	V
V_{incom}	输入电压共模范围		0		$V_{DD}-0.2$	V
V_{offset}	输入失调电压	常温 25 °C 供电电压 3.3V	-10		+10	mV
I_{comp}	比较器电流	$VCx_BIAS_SEL=00$		0.3		μA
		$VCx_BIAS_SEL=01$		1.2		μA
		$VCx_BIAS_SEL=10$		10		μA
		$VCx_BIAS_SEL=11$		20		μA
$T_{response}$	输入响应时间	$VCx_BIAS_SEL=00$		20		μS
		$VCx_BIAS_SEL=01$		5		μS
		$VCx_BIAS_SEL=10$		1		μS
$T_{response}$	输入响应时间	$VCx_BIAS_SEL=11$		0.2		μS
T_{setup}	启动时间	$VCx_BIAS_SEL=00$		20		μS
		$VCx_BIAS_SEL=01$		5		μS
		$VCx_BIAS_SEL=10$		1		μS
		$VCx_BIAS_SEL=11$		0.2		μS
T_{warmup}	参考电压启动时间			20		μS
T_{filter}	数字滤波时间	$VC_debounce = 000$		7		μS
		$VC_debounce = 001$		14		μS
		$VC_debounce = 010$		28		μS
		$VC_debounce = 011$		112		μS
		$VC_debounce = 100$		450		μS
		$VC_debounce = 101$		1800		μS
		$VC_debounce = 110$		7200		μS
		$VC_debounce = 111$		28800		μS

5.5.17 OPA 特性

OPA: (AVDD=2.8V ~ 3.6V V, AVSS=0 V, Ta=- 40°C~ +85°C)

表 38: OPA 特性

符号	参数	条件	最小值	典型值	最大值	单位
Vi	输入电压		0		AVDD	V
Vo	输出电压		0.1		AVDD-0.2	V
Io	输出电流		0		1	mA
RL	负载电阻		5K			Ohm
Tstart	初始化时间				20	us
Vio	输入失调电压	Vic=AVDD/2, Vo=AVDD/2 ,RL=5KΩ, Rs=50 pF		±6		mV
PM	相位裕度	Vic=AVDD/2, Vo=AVDD/2 ,RL=5KΩ, Rs=50 pF		80		deg
UGBW	单位增益带宽	Vic=AVDD/2, Vo=AVDD/2 , RL=5KΩ, Rs=50 pF		9.3		Mhz
SR	压摆率	RL=5KΩ, Rs=50 pF		8		V/s

1. 由综合评估保证, 不在生产中测试。
2. 需要同时设置 BGR_CR<0>=1。

5.5.18 LCD 控制器

表 39: LCD 控制器特性

符号	参数	工作条件	最小	典型	最大	单位
I _{LCD}	电流	VDD=3.3V		3.3		uA
RH	低驱动电阻			1M		Ω
RL	高驱动电阻			360K		Ω
VLCDH	LCD 可调最高电压				VDD	V
VLCD3	LCD 最高电压				VLCDH	V
VLCD2	LCD 2/3 电压				2/3 VLCDH	V
VLCD1	LCD 1/3 电压				1/3 VLCDH	V
VLCD0	LCD 最低电压		0			V
ΔV _{xx}	LCD 电压偏差	TA=-40~+85 °C			±50	mV

5.5.19 DAC 特性

表 40: DAC 特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{DACOUT}	输出电压范围	参考电压为 AVDD, 单端参考电压	0		VDD	V
V_{DACCM}	输出共模电压		0		VDD	V
I_{DAC}	DAC 电流	500KSamples/s		15		uA
SR_{DAC}	采样率				500	Ksps
$T_{DACCONV}$	转换时间		2			us
$T_{DACSETTLE}$	建立时间			5		us
SNR_{DAC}	信噪比			59		dB
$SNDR_{DAC}$	信噪失真比			57		dB
$SFDR_{DAC}$	无杂散动态范围			56		dB
$V_{DACOFFSET}$	偏移电压	w/o buffer		2		mV
DNL_{DAC}	微分非线性			±1		LSB
INL_{DAC}	积分非线性			±5		LSB

6 典型应用电路

6.1 普通模式应用

ZSN700 需外接天线来实现非接触读卡功能，普通模式的天线设计原理图如图7所示。用户可根据实际的需求调整天线电路的器件参数。

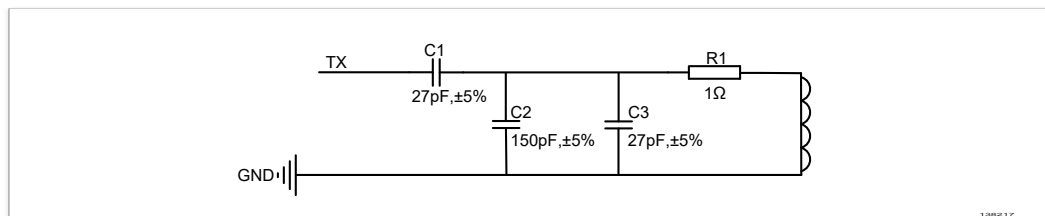


图 7. 普通模式天线连接

ZSN700 读卡功能在普通模式下采用二线式天线连接方式，其应用如图8所示。

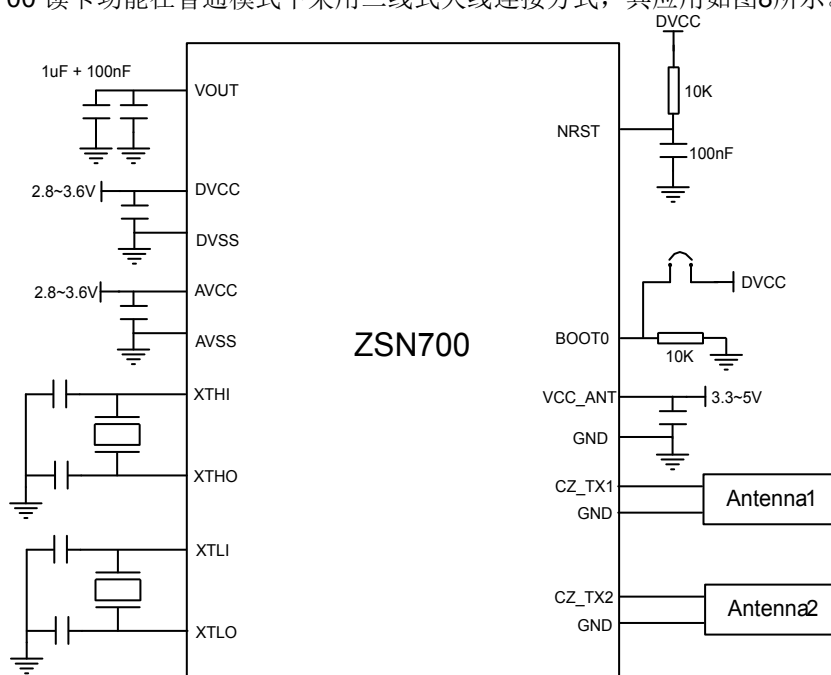


图 8. 二线式天线连接

6.2 高性能八天线模式应用

ZSN700 可通过模拟多路复用器对其中一路天线信号进行扩展，如连接 HEF4051，并为模拟多路复用器提供 $VDD = 8V$, $VEE = -5V$ 的供电电源，可将天线通道 2 扩展至 8 路天线，其应用如图9所示。此模式扩展的天线通道读卡距离远，但需要增加升降压电路。

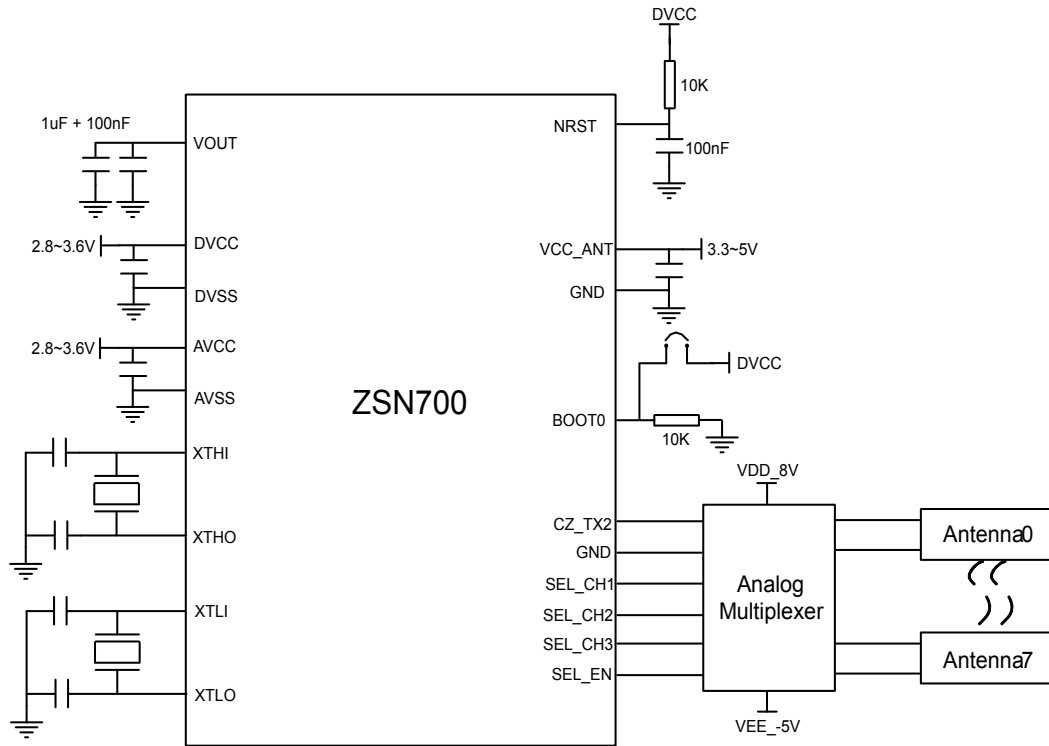


图 9. 高性能八天线连接模式

SEL_CH1、SEL_CH2、SEL_CH3 及 SEL_EN 四个引脚可以是 ZSN700 芯片的任意四个 GPIO 引脚，实际分配方式由软件配置决定。

7 封装特性

7.1 封装尺寸

ZSN700 芯片的封装尺寸如图10图11所示，其单位为毫米（mm）。

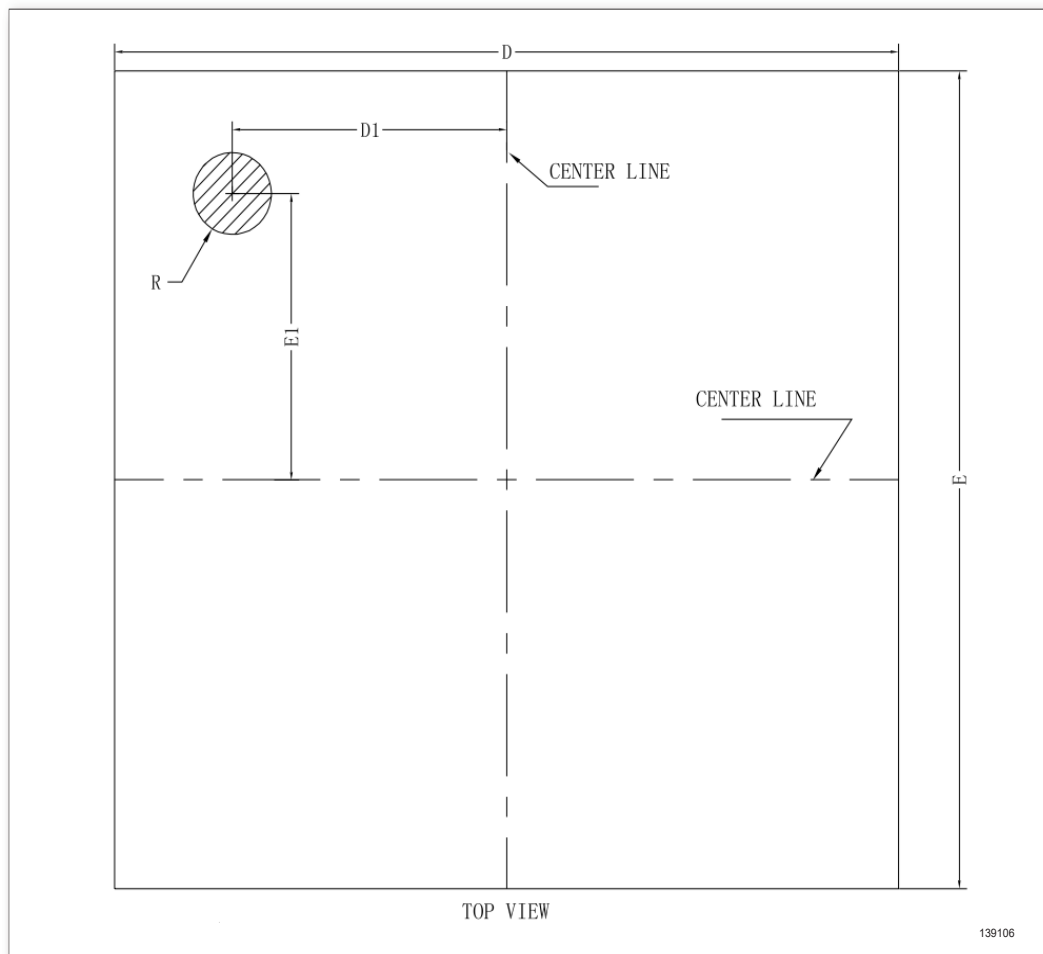


图 10. ZSN700 芯片的封装尺寸

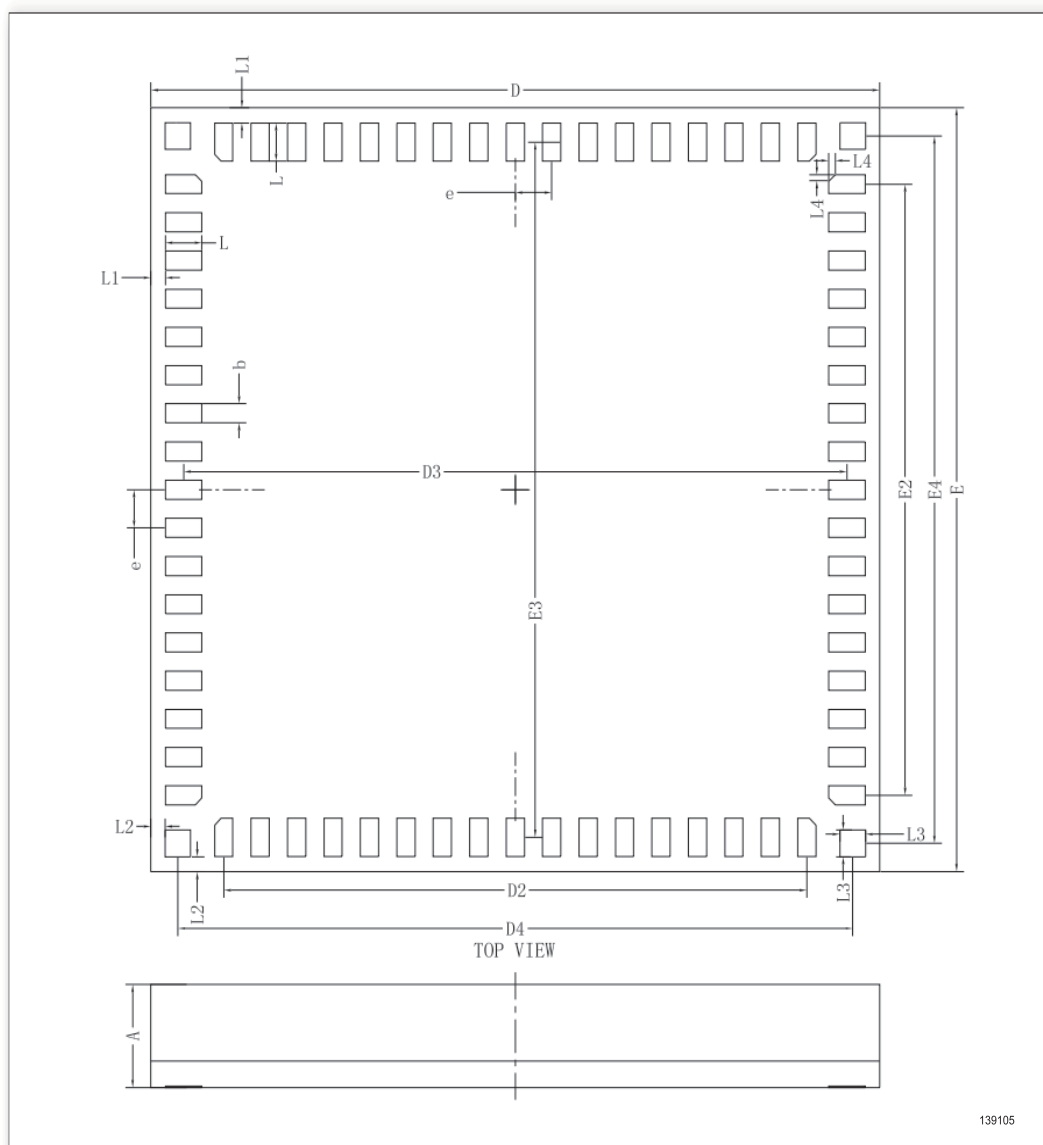


图 11. ZSN700 芯片的封装尺寸

1. 图不是按照比例绘制。
2. 尺寸单位为毫米。

表 41: ZSN700 芯片封装尺寸参数

标号	典型值 (mm)	公差值 (mm)	备注
D	10.00	+/-0.1	
E	10.00	+/-0.1	
D1	3.50	+/-0.1	
E1	3.50	+/-0.1	
D2	8.00	+/-0.075	
E2	8.00	+/-0.075	
D3	9.10	+/-0.075	
E3	9.10	+/-0.075	

标号	典型值 (mm)	公差值 (mm)	备注
D4	9.26	+/-0.1	
E4	9.26	+/-0.1	
e	0.50	+/-0.05	
b	0.25	+/-0.05	
L	0.50	+/-0.05	
L1	0.20	+/-0.075	
L2	0.20	+/-0.075	
L3	0.35	+/-0.05	
L4	0.09	+/-0.05	
R	0.50	+/-0.1	
A	1.04	+/-0.075	

ZSN700 的 PCB 封装推荐设计如图12图13，其单位为毫米 (mm)。

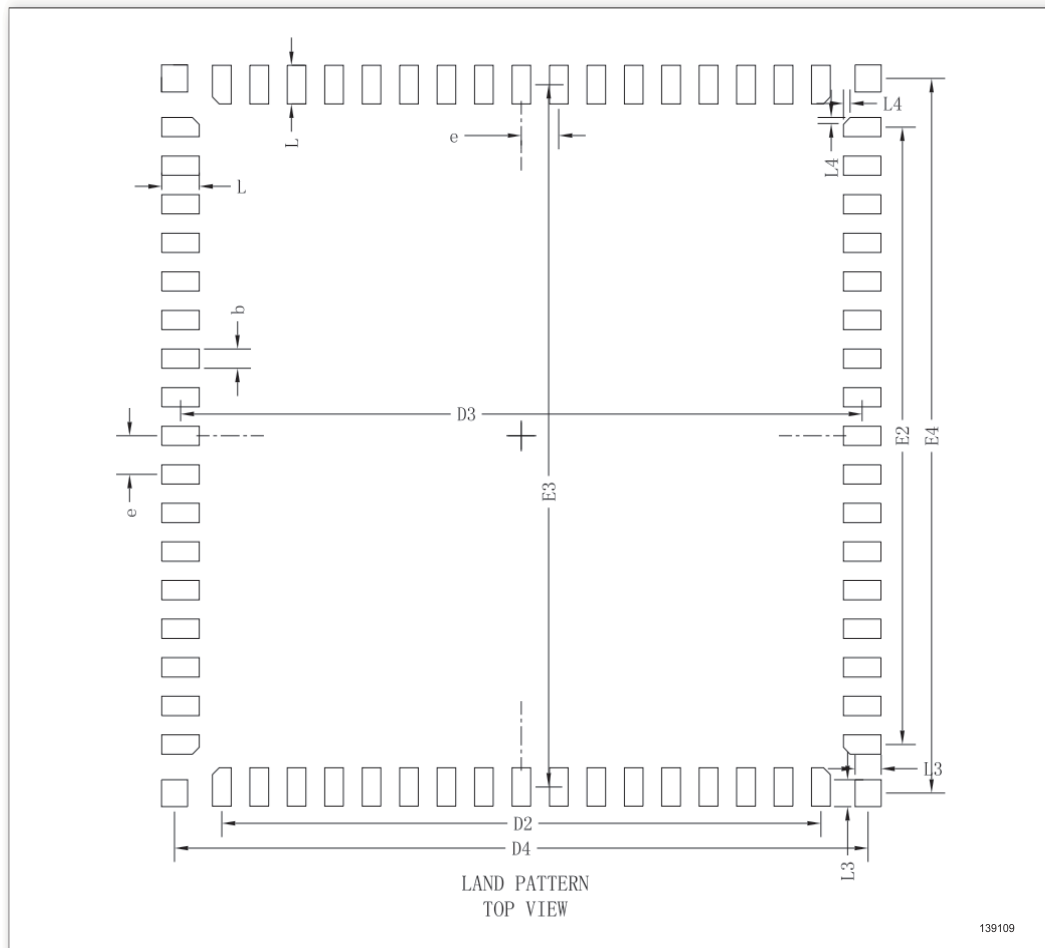


图 12. ZSN700 的 PCB 封装尺寸

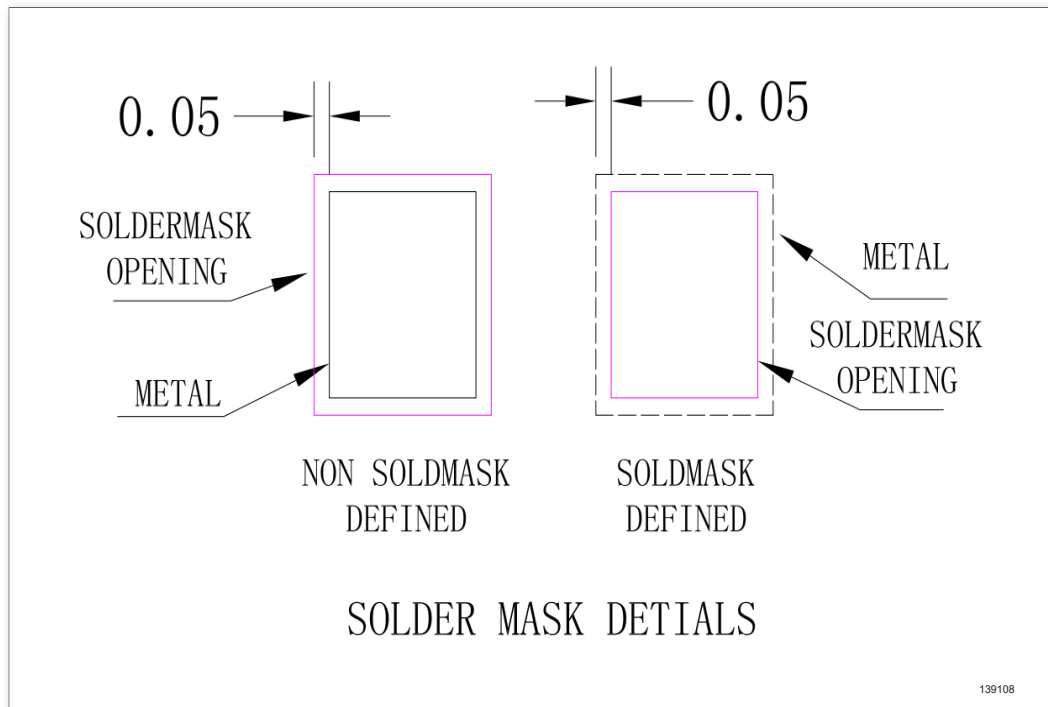


图 13. ZSN700 的 PCB 封装尺寸

表 42: ZSN700 芯片 PCB 封装推荐尺寸参数

标号	典型值 (mm)	公差值 (mm)	备注
D2	8.00	+/-0.075	
E2	8.00	+/-0.075	
D3	9.10	+/-0.1	
E3	9.10	+/-0.1	
D4	9.26	+/-0.075	
E4	9.26	+/-0.075	
e	0.50	+/-0.05	
b	0.25	+/-0.05	
L	0.50	+/-0.05	
L3	0.35	+/-0.05	
L4	0.09	+/-0.05	

7.2 芯片丝印

芯片丝印如图14所示。

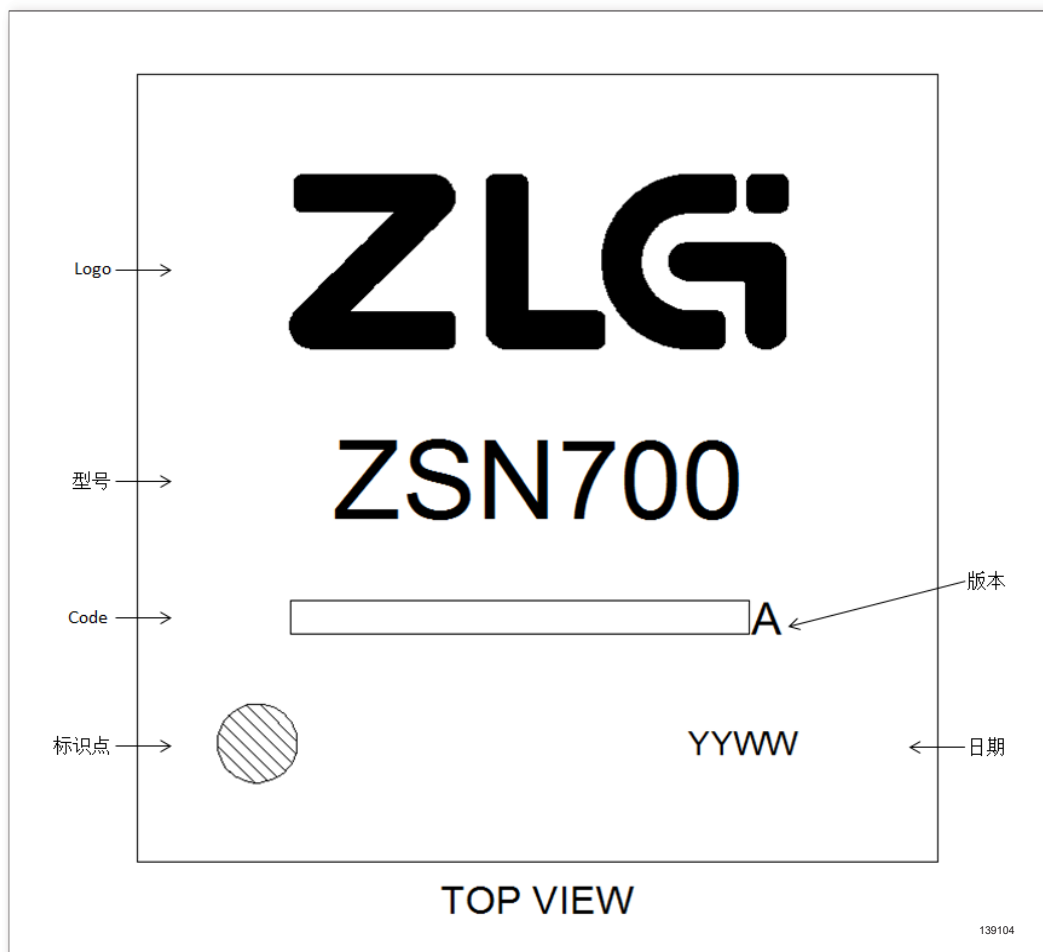


图 14. 芯片丝印

8 生产指导

8.1 表面贴装条件

推荐参考 J-STD-020/033 规范。Peak Temperature: <math><245^{\circ}\text{C}</math>

Reflow Time: ≤ 2

Reflow Profile 参考图15与表43

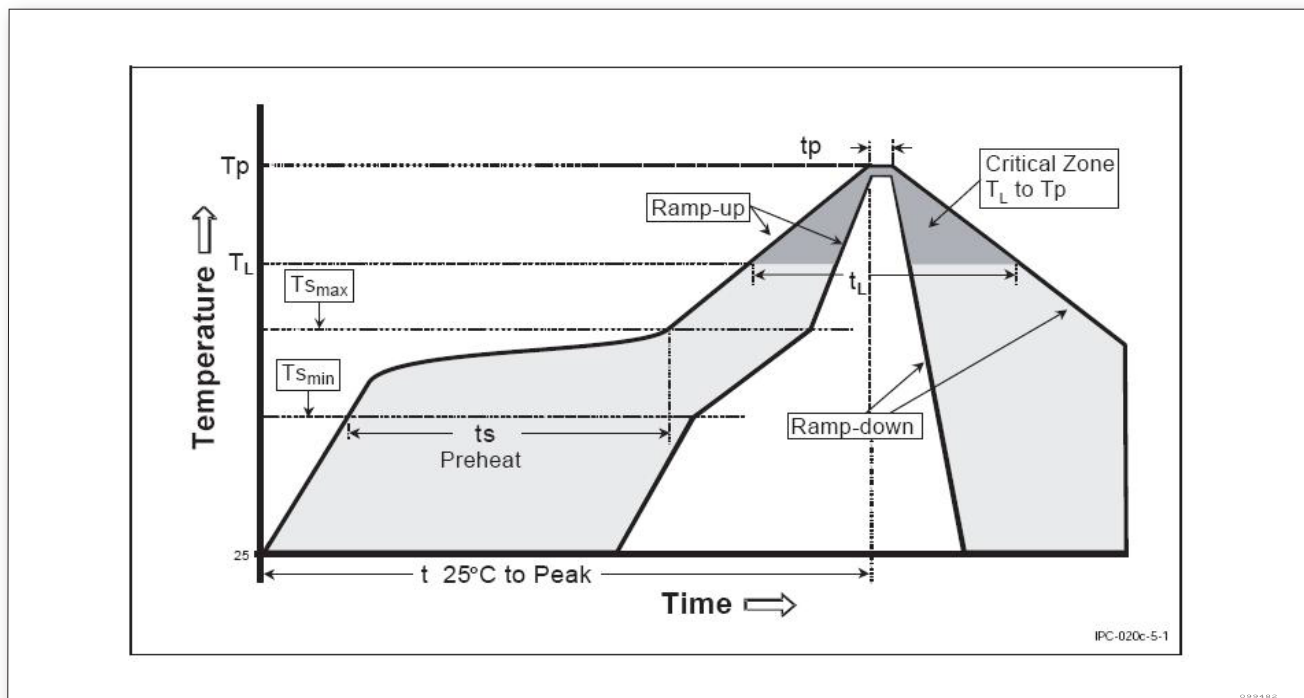


图 15. Reflow Profile

表 43: 参数说明

Profile Feature	曲线特征	Pb-Free Assembly
Solder Paste	锡膏	Sn96.5/Ag3/Cu0.5
Preheat Temperature min(T_{smin})	最小预热温度	150°C
Preheat Temperature max(T_{smax})	最大预热温度	200°C
Preheat Time(T_{smin} to T_{smax}) (t_s)	预热时间	60-120sec
Average ramp-up rate (T_{smax} to T_p)	平均上升速率	3°C/secondmax
Liquidous Temperature(T_L)	液相温度	217°C
Time(t_L)Maintained Above(T_L)	液相线以上的时间	30-90sec
Peak temperature(T_p)	峰值温度	230-245°C
Average ramp-down rate(T_p to T_{smax})	平均下降速率	6 °C/secondmax
Time 25 °C to peak temperature	25 °C 到峰值温度的时间	8 minutes max

8.2 存储与运输

8.2.1 注意事项

- 不允许存放如下条件
 - 腐蚀性气体，如 Cl₂, H₂S, NH₃, SO₂, 其它 NO_x
 - 盐性环境，极端的湿度环境
 - 长时间直接暴露在太阳光环境
 - 存储在超标的温湿度环境
- 防止跌落、震动、机械按压
- 避免高压、静电接触以免损坏器件

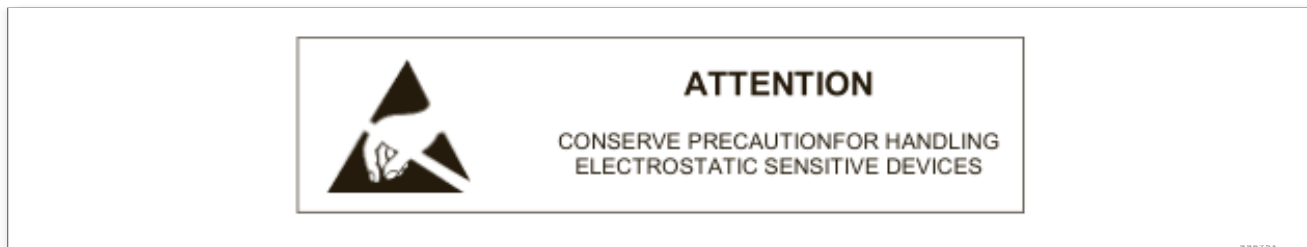


图 16. ATTENTION

8.3 湿敏等级

所有的塑封封装品都会吸收湿气，在 SMT 回流过程中，因器件所处的环境条件的快速变化，原被器件吸收的湿气会变为过热蒸汽，由此会使器件发生膨胀。如果压力超过了塑封料的挠曲强度，可能会引起器件开裂或内部分层。

该产品满足 MSL-5 等级，推荐在组装之前进行 125°C 烘烤 12 小时，烘烤完之后在 <30°C/60% RH 环境下，48 小时内完成 SMT 贴装。




图 17. CAUTION

8.4 包装信息

使用满足 JEDEC 标准的 TRAY 装放，采用静电袋包装，袋内放有干燥剂及湿度指示卡。

MSL 与存储条件如图18所示。

	<h2 style="margin: 0;">Caution</h2> <p style="margin: 0;"><i>This bag contains</i></p> <h3 style="margin: 0;">MOISTURE-SENSITIVE DEVICES</h3>	<div style="border: 1px solid black; padding: 5px; width: fit-content; margin: 0 auto;"> <p style="margin: 0; font-size: small;">LEVEL</p> <p style="margin: 0; font-size: large; font-weight: bold;">5</p> </div> <p style="margin: 0; font-size: x-small;">If blank, see adjacent bar code label</p>
<ol style="list-style-type: none"> 1. Calculated shelf life in sealed bag: 12 months at $<40^{\circ}\text{C}$ and $<90\%$ relative humidity(RH) 2. Peak package body temperature: _____ $^{\circ}\text{C}$ if blank, see adjacent bar code label 3. After bag is opened, devices that will be subjected to reflow solder or other high temperature process must be <ol style="list-style-type: none"> a) Mounted within: <u>48</u> hours of factory conditions $\leq 30^{\circ}\text{C}/60\%\text{RH}$, if blank, see adjacent bar code label or b) Stored per J-STD-033 4. Devices require bake, before mounting, if: <ol style="list-style-type: none"> a) Humidity Indicator Card reads $>10\%$ for level 2a - 5a devices or $>60\%$ for level 2 devices when read at $23 \pm 5^{\circ}\text{C}$ b) 3a or 3b are not met 5. If baking is required, refer to IPC/JEDEC J-STD-033 for bake procedure 6. Bake for 12hrs at 125°C before mounting <p style="margin-top: 10px;">Bag Seal Date: _____ if blank, see adjacent bar code label</p> <p style="margin-top: 10px;">Note: Level and body temperature defined by IPC/JEDEC J-STD-020</p>		

996751

图 18. MSL 与存储信息

9 免责声明

应用信息

本应用信息适用于 ZSN700 的开发设计。客户在开发产品前，必须根据其产品特性给予修改并验证。

修改文档的权利

本着为用户提供更好服务的原则，广州致远微电子有限公司（下称“致远微电子”）在本手册中将尽可能地向用户呈现详实、准确的产品信息。但鉴于本手册的内容具有一定的时效性，致远微电子不能完全保证该文档在任何时段的时效性与适用性。致远微电子有权在没有通知的情况下对本手册上的内容进行更新，恕不另行通知。为了得到最新版本的信息，请尊敬的用户定时访问立功科技官方网站或者与致远微电子工作人员联系。感谢您的包容与支持！

10 表格

2	中断入口向量	4
3	定时器功能比较	5
4	ZSN700 系列产品功能和外设配置	12
5	选型表	13
6	引脚定义	15
7	I/O 端口功能复用	22
8	电压特性	27
9	电流特性	27
10	温度特性	28
11	ESD 特性	28
12	运行模式下的典型电流消耗, 数据处理代码从内部 flash 中运行	29
13	深度睡眠模式	30
14	通用工作条件	31
15	上电和掉电时的工作条件	32
16	内嵌复位和 LVD 模块特性	32
17	内置的参照电压 ⁽¹⁾	33
18	从低功耗模式唤醒的时间	34
19	高速外部用户时钟特性	34
20	低速外部用户时钟特性	35
21	XTH 振荡器特性 ⁽¹⁾⁽²⁾	35
22	XTL 振荡器特性 ($f_{XTH}=32.768KHz$) ⁽¹⁾	36
23	RCH 振荡器特性 ⁽¹⁾⁽²⁾	36
24	RCL 振荡器特性 ⁽¹⁾⁽²⁾	37
25	PLL 特性 ⁽¹⁾	38
26	闪存存储器特性	38
27	输出特性	38
28	输入特性	39
29	输入特性	40
30	端口漏电特性	40
31	RESETB 引脚特性	40
32	读卡器功能特性	41
33	读卡器部分电流特性	41
34	ADC 特性	41
35	f_{ADC} 与 PCLK 的关系	43
36	f_{ADC} 与外部输入阻抗的关系	44
37	VC 特性	44
38	OPA 特性	45
39	LCD 控制器特性	45
40	DAC 特性	46
41	ZSN700 芯片封装尺寸参数	50

42	ZSN700 芯片 PCB 封装推荐尺寸参数	52
43	参数说明	54

11 图片

1	ZSN700 型号命名	13
2	ZSN700 功能框图	25
3	存储器映像图	26
4	上下电示意图	32
5	输出端口 VOH/VOL 与输出电流对应曲线	39
6	MCU 内部 ADC 典型应用电路	43
7	普通模式天线连接	47
8	二线式天线连接	47
9	高性能八天线连接模式	48
10	ZSN700 芯片的封装尺寸	49
11	ZSN700 芯片的封装尺寸	50
12	ZSN700 的 PCB 封装尺寸	51
13	ZSN700 的 PCB 封装尺寸	52
14	芯片丝印	53
15	Reflow Profile	54
16	ATTENTION	55
17	CAUTION	55
18	MSL 与存储信息	56

诚信共赢，持续学习，客户为先，专业专注，只做第一

广州致远微电子有限公司

更多详情请访问
www.zlg.cn

欢迎拨打全国服务热线
400-888-4005

